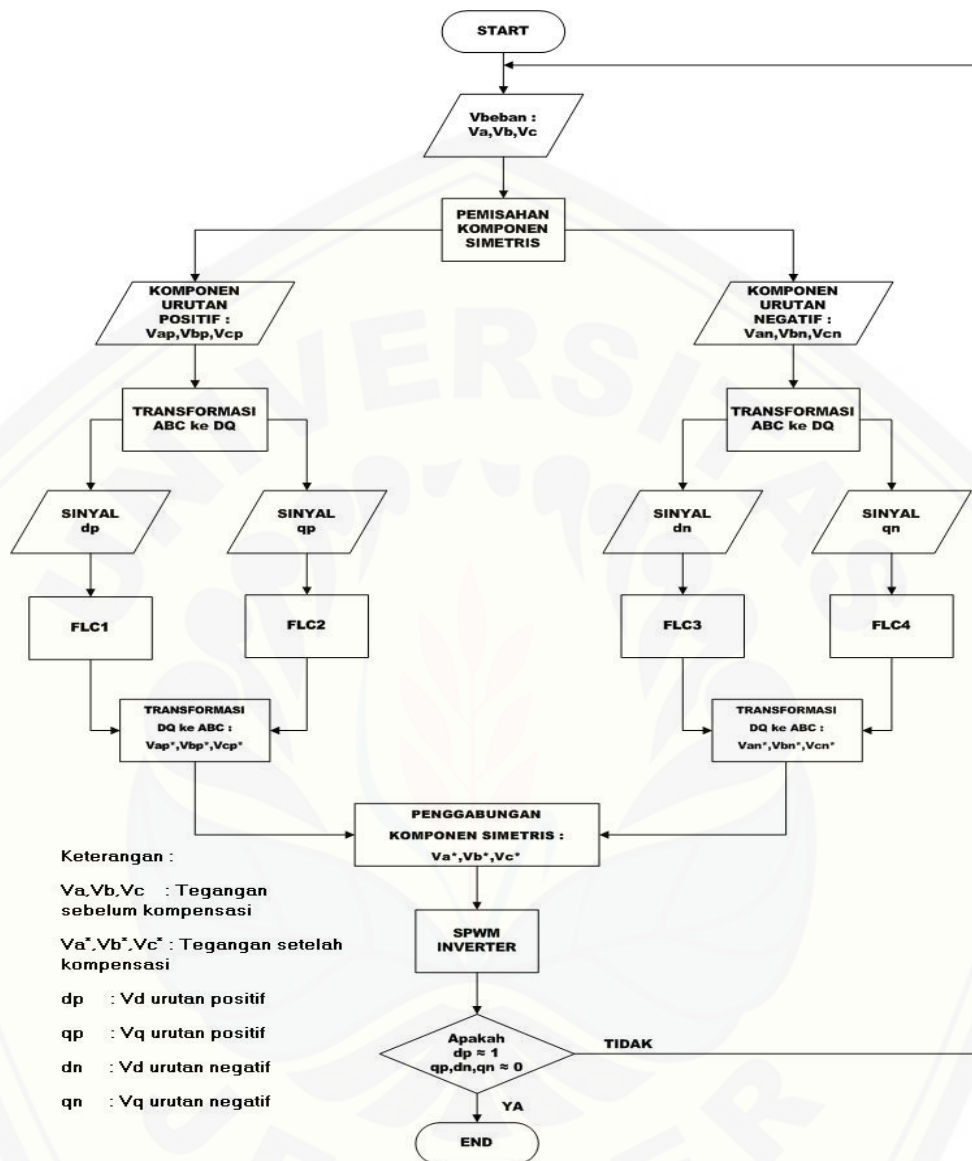


BAB 3. METODOLOGI

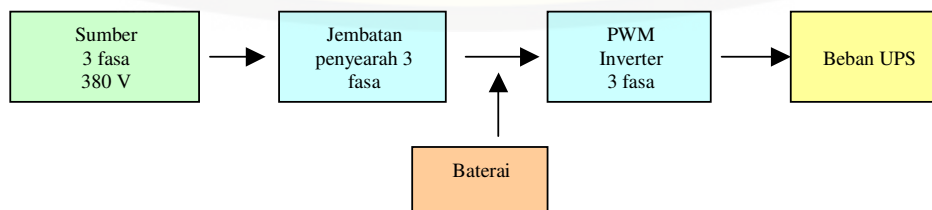
3.1 Metode Penelitian

Perancangan sistem meliputi : Perancangan sistem ups 3 phasa, pemodelan beban ups serta pemodelan metode *Modified Synchronous Reference Frame* dengan software Matlab R2009a. Diagram alir dari *Modified Synchronous Reference Frame Controller* seperti yang ditunjukkan pada gambar 3.1.



Gambar 3.1 Diagram Alir Proses *Modified Synchronous Reference Frame*

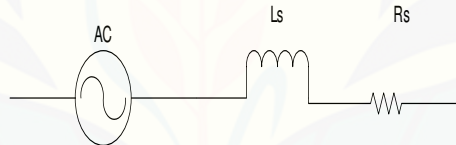
3.2 Konfigurasi Sistem UPS 3 fasa



Gambar 3.2. Konfigurasi Awal Sistem UPS 3 Fasa

Sistem UPS yang akan dibahas pada tugas akhir ini adalah model system UPS 3 fasa. Komponen dasar penyusun system UPS 3 fasa terdiri atas rangkaian jembatan penyearah 3 fasa, baterai dan PWM inverter 3 fasa. Sumber tiga fasa sebagai penyuplai listrik utama ke beban UPS sedangkan baterai digunakan sebagai penyuplai listrik cadangan jika suplai listrik utama mengalami gangguan. Dalam kondisi sumber utama normal, atau dikatakan mode *normal*, maka tegangan AC dari sumber utama disearahkan oleh rectifier, kemudian dirubah kembali menjadi tegangan AC oleh inverter. Sedangkan apabila terjadi gangguan pada suplai utama (PLN), atau dengan kata lain dalam mode *back-up*, baterai yang *standby* akan menggantikan peran sumber utama untuk menyuplai beban.

3.2.1 Sumber Utama 3 Fasa



Gambar 3.3 Sumber Utama 3 Fasa

Dengan asumsi bahwa sistem kelistrikan distribusi tegangan rendah ini disuplai melalui sebuah transformator 5 MVA, $Z = 6,75 \%$ dan $X/R = 12,14$ (data tipikal untuk transformator 5 MVA dari *ETAP Power Station*), dapat diketahui besarnya R_s dan L_s sebagai berikut :

$$Z_T = \frac{(K_{VLL})^2}{M_{VA3\Phi}} \times Z_{TX} (\%) \quad (3.1)$$

$$= \frac{(0,38)^2}{5} \times 0,0675 = 0,00194$$

$$Z_T^2 = X^2 + R^2 \quad (3.2)$$

$$= (12,14R)^2 + R^2 = 148,38R^2$$

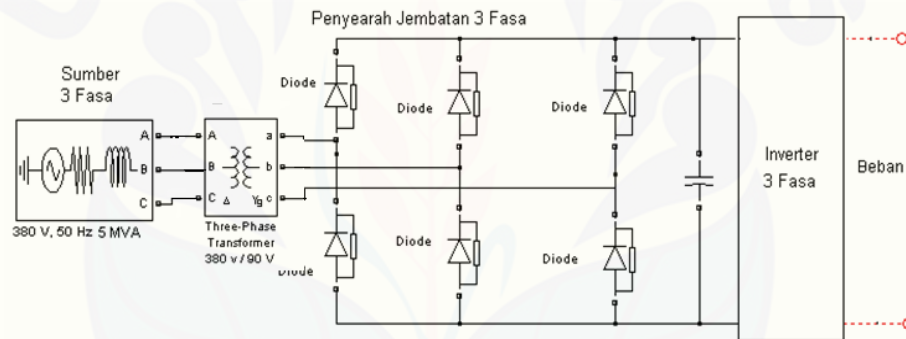
$$Z_T = R\sqrt{148,38}$$

$$\begin{aligned}
 R_s &= \frac{0,00194}{\sqrt{148,38}} = 15,926m\Omega \\
 X &= 12,14R = 193,34m\Omega \\
 L_s &= \frac{X}{2\pi f} \\
 &= 0,615mH
 \end{aligned}
 \tag{3.3}$$

Dari perhitungan di atas, maka dapat diketahui impedansi dari sumber utama 3 fasa yakni yang terdiri dari resistansi $R_s = 15,926m\Omega$ dan induktansi $L_s = 0,615mH$.

3.2.2 Rangkaian Penyearah Jembatan 3 Fasa

Rangkaian penyearah jembatan 3 fasa yang digunakan pada system UPS ini menggunakan 6 buah diode seperti yang ditunjukkan pada gambar 3.4.



Gambar 3.4 Pemodelan Rangkaian Penyearah Jembatan 3 Fasa

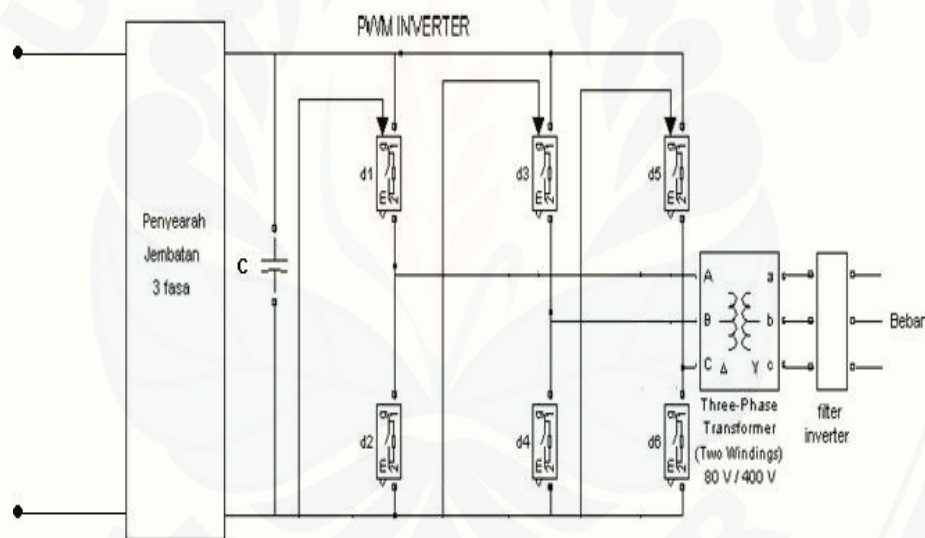
Sumber utama 3 fasa menyuplai tegangan sebesar 380 V *line-to-line*, namun karena tegangan yang diijinkan pada DC *Link* adalah sekitar 120 V, maka perlu dilakukan penurunan tegangan *line to line* melalui trafo 3 fasa *stepdown* 380V/90V, 100KVA, yang memiliki konfigurasi belitan *delta-wye grounded*, dengan belitan delta di sisi sumber utama. Dengan menggunakan persamaan 2.3, maka akan dapat diperoleh nilai rms tegangan output dari rangkaian penyearah jembatan 3 fasa sebesar 120 V, sebagaimana perhitungan berikut :

$$\begin{aligned}
 V_{dc} &= 1.654V_m \\
 &= 1.654x \frac{90}{\sqrt{3}} x \sqrt{2} \\
 &= 120V
 \end{aligned}$$

Untuk meminimalisir besarnya ripple tegangan output dari penyearah tersebut, maka digunakan *smoothing capacitor* dengan kapasitas 120mF.

3.2.3 Rangkaian Inverter 3 Fasa

Inverter 3 fasa yang digunakan di pemodelan sistem UPS ini menggunakan enam buah *switch*, sebagaimana ditunjukkan gambar 3.5. Pada pengoperasiannya, *switch* yang berada dalam satu line seperti d_1 dan d_2 harus bekerja berkebalikan, agar tidak terjadi short circuit yang dapat merusak *switch device*. Dalam hal ini tiap *switch* diaktifkan dengan sinyal pulsa yang dihasilkan rangkaian sinusoidal PWM 3 fasa.



3.5 Pemodelan Rangkaian Inverter 3 Fasa

Tegangan DC yang dijadikan sebagai input dari inverter 3 fasa diperoleh dari penyearahan tegangan AC dari suplai utama menggunakan penyearah jembatan 3 fasa. Besarnya tegangan di *DC Link* adalah 120 V. Dengan menggunakan persamaan 2.22 dapat diperoleh besarnya tegangan rms *line to neutral*

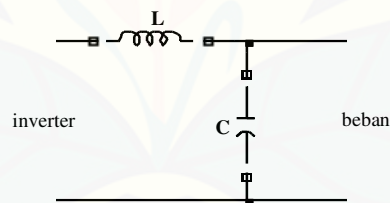
$$V_{ph_rms} = 0,4714 \times 120 = 56,5V$$

$$V_{peak} = 56,5 \times \sqrt{2} = 80V$$

Besarnya nilai tegangan output ini harus dinaikkan dengan menggunakan trafo step-up, karena mengingat besarnya tegangan yang berada di sisi beban diharapkan adalah sebesar 380 V rms *line to line*. Spesifikasi trafo step-up yang dipilih yakni memiliki rating tegangan 80V/400V, 100KVA, dengan konfigurasi belitan *delta-woye*, dengan belitan wye di sisi beban. Penentuan parameter tersebut juga dengan pertimbangan terhadap terjadinya drop tegangan pada filter inverter sebelum disalurkan ke beban.

3.2.4 Filter Inverter

Tujuan dipasangnya filter inverter adalah untuk memfilter tegangan yang menuju beban agar tidak mengandung distorsi harmonisa frekuensi tinggi yang dihasilkan oleh SPWM inverter. Filter yang biasa digunakan adalah filter LC (induktor dan kapasitor). Rangkaian filter LC ini di setiap fasa seperti yang ditunjukkan di gambar 3.6, induktor dipasang seri dengan *inverter* dan kapasitor dipasang paralel dengan beban.



Gambar 3.6 Rangkaian Filter LC

Penentuan parameter filter LC dapat dilakukan dengan memilih terlebih dahulu frekuensi yang akan dilewatkan. Tentunya dalam hal ini, frekuensi yang dilewatkan adalah frekuensi fundamental 50 Hz dan frekuensi di atas 50 Hz akan terfilter.

$$\omega L = \frac{1}{\omega C} \quad (3.4)$$

$$\omega^2 = \frac{1}{LC}$$

$$2\pi f = \frac{1}{\sqrt{LC}}$$

$$f = \frac{1}{2\pi\sqrt{LC}}$$

f = frekuensi *cut off* (Hertz),
L = nilai induktor (Henry) dan
C = nilai kapasitor (Farad)

Jika ditentukan nilai induktor (L) adalah 5 mH dan frekuensi *cut off* filter 150 Hz maka nilai kapasitor (C) adalah

$$C = \frac{1}{(2\pi f)^2 L} \quad (3.5)$$

$$C = \frac{1}{(2 \times 3.14 \times 150)^2 \times 5 \times 10^{-3}}$$

$$C = 0.22 \text{ mF}$$

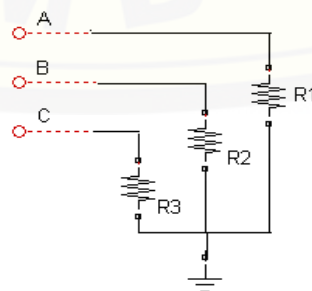
3.2.5 Beban UPS

Beban yang akan diujikan pada UPS ini meliputi 3 jenis beban yaitu :

1. Beban seimbang
2. Beban tidak seimbang
3. Beban tidak seimbang kapasitif/induktif

3.2.5.1 Beban Seimbang

Beban seimbang direpresentasikan dengan memberikan beban linier yang sama pada setiap phasanya, seperti yang ditunjukkan pada gambar 3.7.



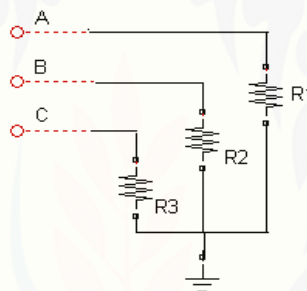
Gambar 3.7 Beban seimbang

Dengan mengasumsikan bahwa besarnya tegangan di sisi beban adalah sebesar 220 V line to netral, maka besarnya parameter pembebanan yang dipilih yakni sebagai berikut :

1. Fasa A = 7,5 KW ; R = 6,45 ohm
2. Fasa B = 7,5 KW ; R = 6,45 ohm
3. Fasa C = 7,5 KW ; R = 6,45 ohm

3.2.5.2 Beban tidak Seimbang

Beban tidak seimbang direpresentasikan dengan memberikan beban linier yang tidak sama pada setiap phasanya, seperti yang ditunjukkan pada gambar 3.8.



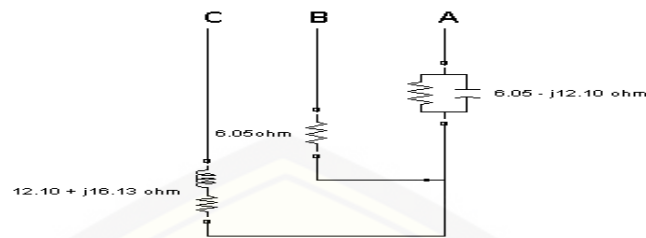
Gambar 3.8 Beban tidak Seimbang

Parameter pembebanan yang dipilih yakni sebagai berikut :

1. Fasa A = 10 KW ; R = 4,84 ohm
2. Fasa B = 8 KW ; R = 6,05 ohm
3. Fasa C = 3 KW ; R = 16,13 ohm

3.2.5.3 Beban Tidak Seimbang Induktif/Kapasitif

Beban tidak seimbang induktif direpresentasikan dengan memberikan beban linier dan induktif/kapasitif yang tidak sama pada setiap phasanya, seperti yang ditunjukkan pada gambar 3.9



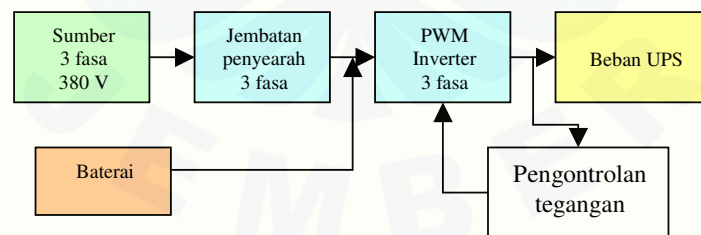
Gambar 3.9 Beban tidak seimbang induktif/kapasitif

Parameter pembebanan yang dipilih yakni sebagai berikut :

1. Fasa A = $8 - j4$: R = 6,05 ohm dan C = $2,63 \times 10^{-4}$ F, *power factor* = 0,895
2. Fasa B = 8 : R = 6,05 ohm
3. Fasa C = $4 + j3$: R = 12,10 ohm dan L = $5,14 \times 10^{-2}$ H, *power factor* = 0,8

3.3 Konfigurasi Regulator Tegangan Menggunakan MSRF

Regulator tegangan ditambahkan dalam sistem UPS 3 fasa ini adalah digunakan untuk mengatur nilai tegangan keluaran dari inverter 3 fasa atau tegangan yang masuk ke beban adalah sesuai dengan yang diinginkan, atau dalam hal ini adalah memiliki kualitas daya listrik yang baik, yakni besarnya tegangan di sisi beban berada dalam nilai yang wajar dan seimbang, yakni berkisar 380 *Vrms line to line*. Gambar 3.10 menunjukkan secara umum blok diagram sistem UPS online 3 fasa yang menggunakan regulator tegangan.

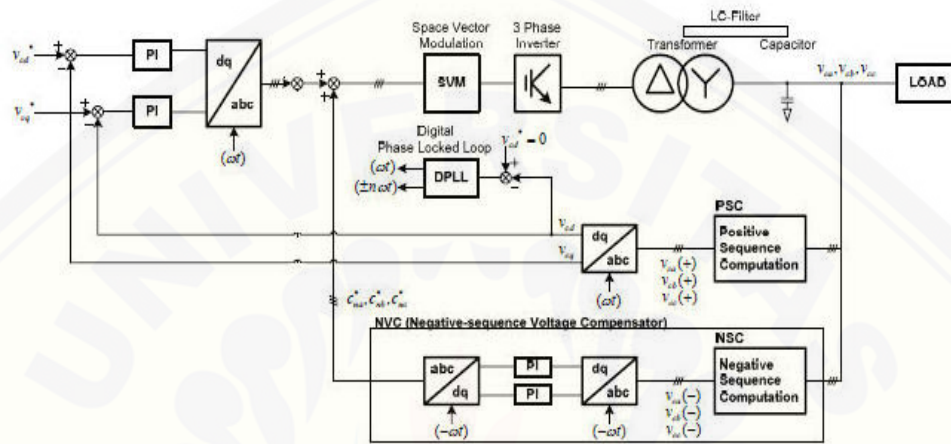


Gambar 3.10 Konfigurasi Sistem UPS 3 fasa dengan Regulator Tegangan

Regulator tegangan yang ditambahkan kedalam sistem UPS 3 fasa ini menggunakan metode *Modified Synchronous Reference Frame Controller*. Metode *Modified Synchronous Reference Frame Controller* mengandung beberapa elemen yang saling menunjang yaitu mekanisme pemisahan komponen simetris meliputi pemisahan komponen positif dan komponen negatif,

transformasi nilai abc ke koordinat dq, *fuzzy logic controller* sebagai error kompensator serta transformasi nilai dq ke koordinat abc.

Gambar 3.11 menunjukkan konfigurasi *modified synchronous reference frame*.



Gambar 3.11 Konfigurasi MSRF

Regulator tegangan dengan MSRF menggunakan PI *controller* sebagai *error compensator*. PI *controller* ini nantinya akan dibandingkan dengan *fuzzy logic controller* (FLC) sebagai *error compensator*. Mekanisme regulasi tegangan dengan *Modified SRF* (MSRF) terbagi menjadi dua bagian, yakni regulasi tegangan komponen urutan positif dan regulasi tegangan komponen urutan negatif. Hasil akhir yang ingin dicapai adalah tegangan beban yang ideal, yakni keseimbangan tegangan pada nilai yang wajar sebesar 220 V line to line dan tidak terdapatnya distorsi tegangan komponen urutan negatif.

Pengambilan nilai tegangan yang dijadikan sebagai *feedback* dalam UPS ini dilakukan pada bagian sistem UPS setelah filter inverter. Dalam hal ini nilai besaran tegangan ditransformasikan ke dalam sistem per unit (*pu*) terlebih dahulu, dengan *base pu* sebesar 380 V line to line. Nilai aktual tegangan di sisi beban tersebut kemudian dengan menggunakan subsistem positive sequence extraction dan negative sequence extraction maka dapat diperoleh besarnya komponen urutan positif dan komponen urutan negatif dari nilai tegangan di sisi beban

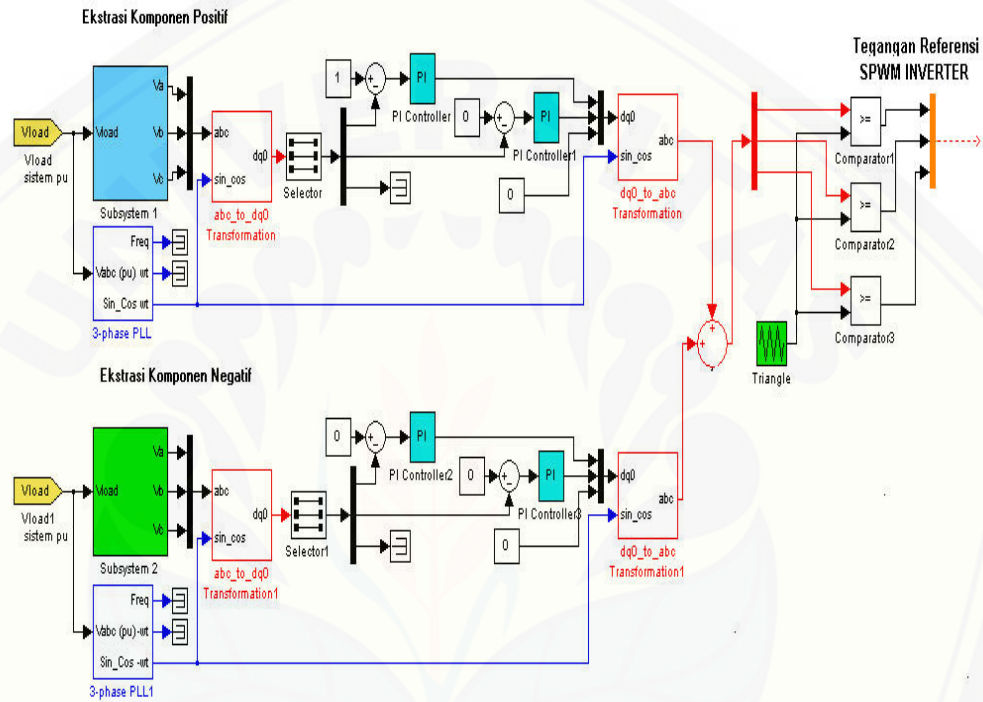
Dengan menggunakan *abc to dq transformation*, maka akan didapatkan nilai dq yang kemudian dibandingkan dengan nilai referensi *virtual dq*. Perlu diketahui bahwa keluaran dari kedua subsistem tadi adalah tegangan tiga fasa yang memiliki nilai seimbang, sehingga akan diperoleh nilai yang konstan pada koordinat dq . Dan keadaan tersebut akan lebih memudahkan kinerja kontroler baik *PI controller* maupun *FLC* dalam mengkompensasi error, dibandingkan pada metode *SRF* konvensional yang masih menghasilkan nilai yang tidak konstan pada koordinat dq .

Untuk regulasi tegangan komponen urutan positif, maka besarnya nilai referensi, V_d dan V_q sebagai nilai virtual d dan q adalah 1 dan 0. Kemudian dengan menggunakan kontroler baik *PI controller* maupun *FLC*, diupayakan sedemikian sehingga menghasilkan *error steady state* mendekati nol, atau disebut *zero steady state error*. Setelah dibandingkan dengan nilai referensi virtual dq , kemudian dengan transformasi *dq to abc*, didapatkan kembali nilai tegangan 3 fasa yang kemudian digunakan sebagai tegangan referensi pada *SPWM* inverter 3 fasa.

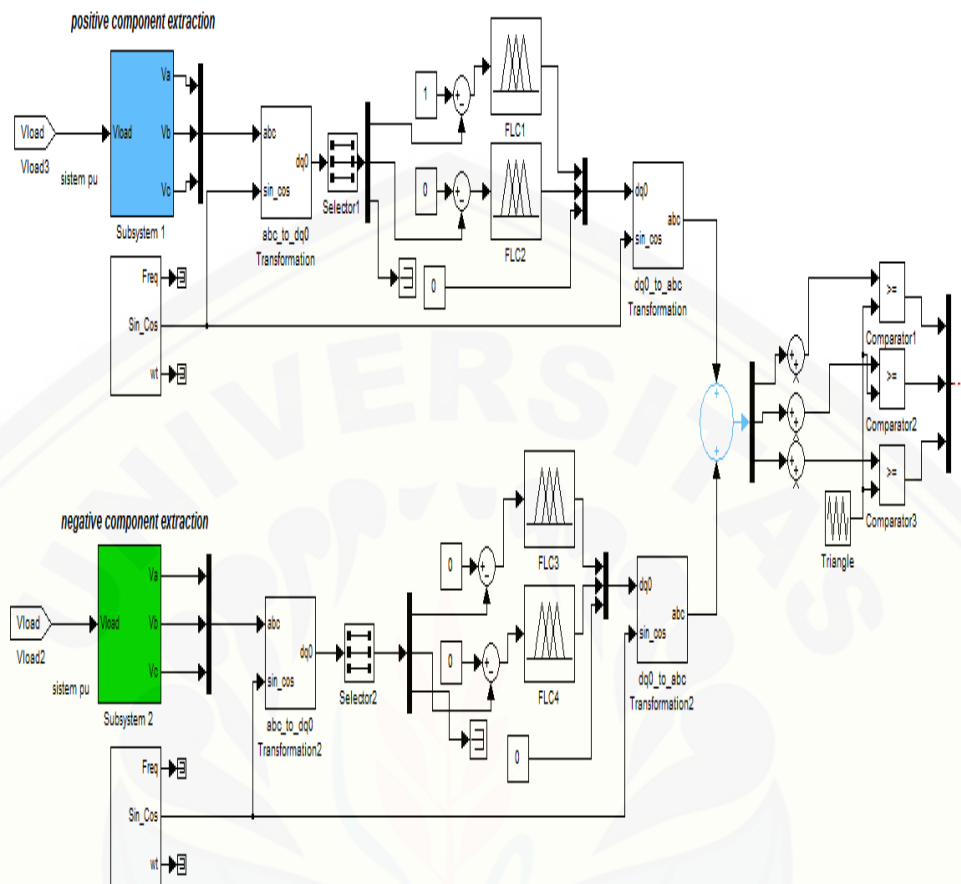
Demikian halnya untuk regulasi tegangan komponen urutan negatif, mekanismenya sama seperti regulasi komponen urutan positif. Hanya saja yang berbeda hanyalah nilai referensi *virtual dq*, V_{Nd}^* dan V_{Nq}^* , yang besarnya masing-masing adalah 0. Hal tersebut demikian, karena hasil yang ingin dicapai adalah kondisi tegangan beban yang tidak mengandung distorsi tegangan komponen urutan negatif, atau dengan kata lain tegangan beban adalah murni berupa tegangan komponen urutan positif.

Dengan mekanisme yang sama dengan regulasi tegangan komponen urutan positif, maka didapatkan nilai tegangan 3 fasa yang nilai ini kemudian dijumlahkan dengan tegangan referensi dari regulasi tegangan komponen urutan positif, untuk kemudian sebagai tegangan referensi untuk penyalan *SPWM* inverter 3 fasa. Dengan mekanisme regulasi *feedback* yang demikian, diupayakan bahwa besarnya tegangan di sisi beban jika ditransformasikan ke koordinat dq adalah memiliki nilai 1 dan 0 untuk komponen urutan positif dan bernilai 0 dan 0 untuk komponen urutan negatif, atau dengan kata lain kondisi tersebut adalah kondisi dimana besarnya tegangan di sisi beban adalah wajar dan seimbang, yakni

sebesar 220 V line to line dan tidak mengandung distorsi tegangan komponen urutan negatif. Pemodelan di software matlab secara keseluruhan dari regulasi tegangan komponen urutan positif dan komponen urutan negatif baik yang menggunakan PI *controller* maupun FLC adalah seperti yang ditunjukkan pada gambar 3.12 dan gambar 3.13.



Gambar 3.12 Pemodelan Regulasi Tegangan Komponen Urutan Positif dan Negatif dengan PI controller



Gambar 3.13 Pemodelan Regulasi Tegangan Komponen Urutan Positif dan Negatif dengan FLC

3.3.1 Pemisahan Komponen Simetris

Tiga buah fasor yang tidak seimbang dari sistem tiga fasa dapat diuraikan menjadi tiga sistem fasor yang seimbang. Himpunan seimbang komponen itu adalah :

1. Komponen urutan positif (*positive sequence component*) yang terdiri dari tiga fasor yang sama besarnya, terpisah satu dengan yang lain dalam fasa sebesar 120^0 , dan mempunyai fasa urutan yang sama seperti fasor aslinya.
2. Komponen urutan negatif (*negative sequence component*) yang terdiri dari tiga fasor yang sama besarnya, terpisah satu dengan yang lain dalam fasa

sebesar 120^0 , dan mempunyai fasa urutan yang berlawanan dengan fasor aslinya.

3. Komponen urutan nol (*zero sequence component*) yang terdiri dari tiga fasor yang sama besarnya dan dengan penggeseran fasa nol antara fasor yang satu dengan yang lain.

Jadi permasalahan ketidakseimbangan tegangan akibat pembebanan tidak seimbang akan dapat teratasi dengan memecah terlebih dahulu komponen utama ke komponen urutan positif, negatif dan nol, kemudian dilakukan mekanisme kompensasi.

Dalam sistem tiga fasa terdapat tiga buah tegangan yang bisa dinamai dengan V_a , V_b , dan V_c . Masing-masing tegangan ini memiliki terdiri dari tiga buah komponen penyusun seperti tadi yang telah disebutkan, yakni komponen urutan positif, negatif, dan nol.

$$V_a = V_{a(+)} + V_{a(-)} + V_{a(0)} \quad (3.6)$$

$$V_b = V_{b(+)} + V_{b(-)} + V_{b(0)} \quad (3.7)$$

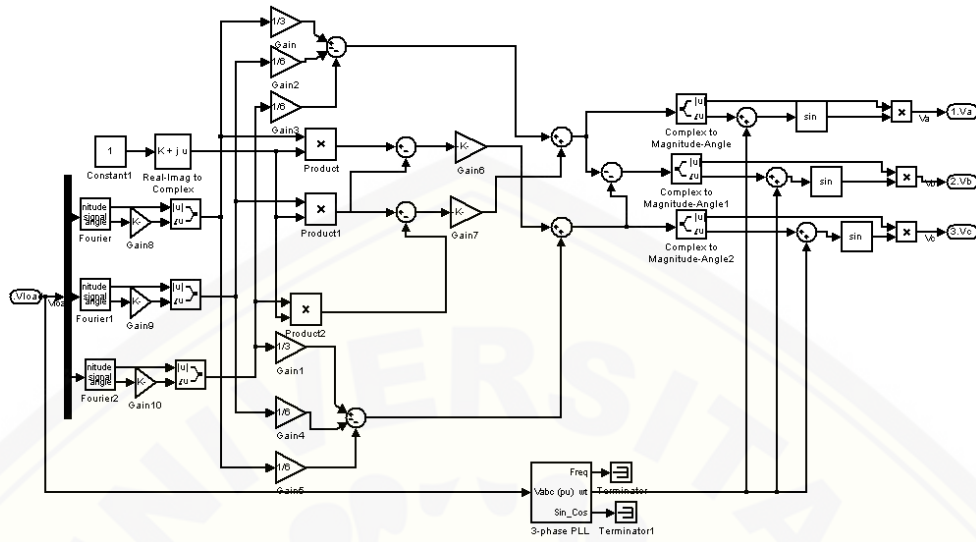
$$V_c = V_{c(+)} + V_{c(-)} + V_{c(0)} \quad (3.8)$$

Untuk mengetahui besarnya nilai komponen positif dan negatif dari tegangan fasa, dapat menggunakan persamaan sebagai berikut :

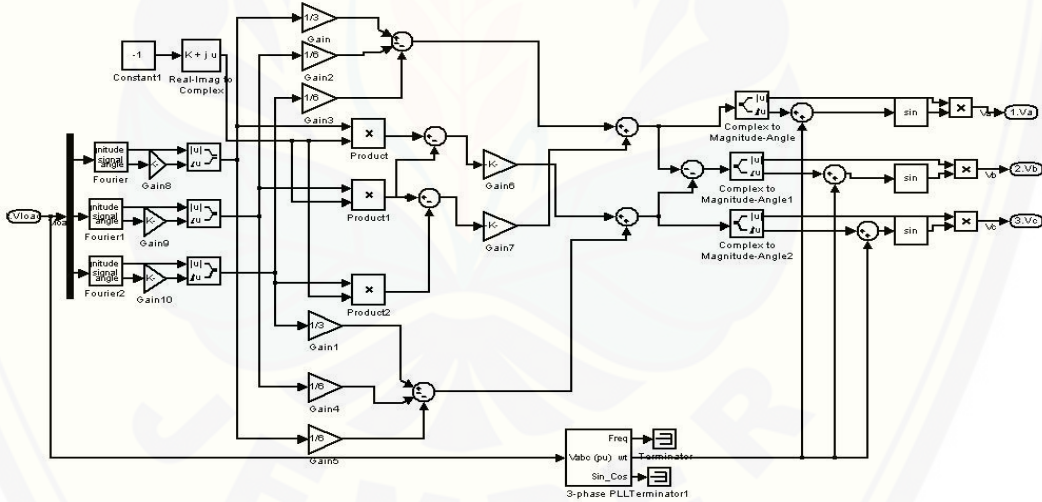
$$\begin{bmatrix} V_{a(+)} \\ V_{b(+)} \\ V_{c(+)} \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 1 & \frac{1}{2} & \frac{1}{2} \\ \frac{1}{2} & 1 & \frac{1}{2} \\ \frac{1}{2} & \frac{1}{2} & 1 \end{bmatrix} \begin{bmatrix} V_a \\ V_b \\ V_c \end{bmatrix} - \frac{1}{j2\sqrt{3}} \begin{bmatrix} 0 & 1 & -1 \\ -1 & 0 & 1 \\ 1 & -1 & 0 \end{bmatrix} \begin{bmatrix} V_a \\ V_b \\ V_c \end{bmatrix} \quad (3.9)$$

$$\begin{bmatrix} V_{a(-)} \\ V_{b(-)} \\ V_{c(-)} \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 1 & \frac{1}{2} & \frac{1}{2} \\ \frac{1}{2} & 1 & \frac{1}{2} \\ \frac{1}{2} & \frac{1}{2} & 1 \end{bmatrix} \begin{bmatrix} V_a \\ V_b \\ V_c \end{bmatrix} + \frac{1}{j2\sqrt{3}} \begin{bmatrix} 0 & 1 & -1 \\ -1 & 0 & 1 \\ 1 & -1 & 0 \end{bmatrix} \begin{bmatrix} V_a \\ V_b \\ V_c \end{bmatrix} \quad (3.10)$$

Pemodelan pada software Matlab untuk pemisahan komponen positif dan negatif ditunjukkan pada gambar 3.14 dan gambar 3.15. Gambar 3.14 dan 3.15 merupakan penjabaran dari persamaan 3.9 dan 3.10



Gambar 3.14 Pemodelan Ekstraksi Komponen Tegangan Urutan Positif Fundamental

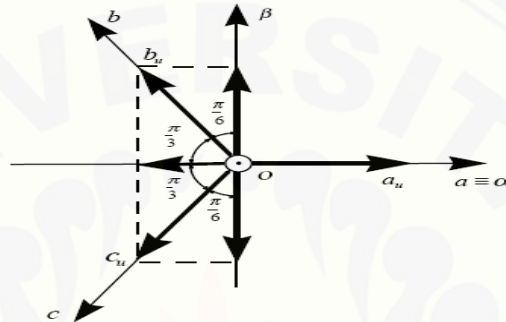


Gambar 3.15 Pemodelan Ekstraksi Komponen Tegangan Urutan Negatif Fundamental

3.3.2 Transformasi Vabc ke Vdq0

Space vector merepresentasikan magnitudo dan sudut fase dari sebuah besaran 3 fase simetris sebagai fungsi waktu. Space vector dapat dibayangkan sebagai vector medan putar yang ditimbulkan oleh kumparan-kumparan stator dari mesin arus AC 3 ϕ . Space vector disini lebih dikenal dengan sistem dq0.

Transformasi sistem abc menjadi dq disajikan dalam 2 tingkat matriks. Transformasi pertama menggunakan transformasi clarke (bentuk *stationary reference frame*) dan kedua menggunakan transformasi park (bentuk *synchronous rotating reference frame*). Transformasi sistem abc menjadi dq direpresentasikan oleh suatu referensi vector berikut. Gambar 3.16 merupakan representasi vector transformasi clarke.

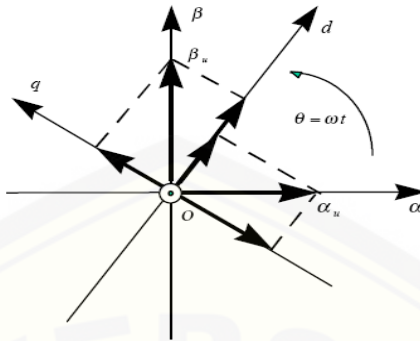


Gambar 3.16 Representasi Vektor Transformasi Clarke

Transformasi Clarke adalah sebagai berikut:

$$\begin{bmatrix} V_{\alpha} \\ V_{\beta} \\ V_0 \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \\ \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \end{bmatrix} \begin{bmatrix} V_a \\ V_b \\ V_c \end{bmatrix} \quad (3.11)$$

Transformasi Clarke menghasilkan komponen nol, α dan β . Pada sebuah sistem yang seimbang, komponen nol dapat diabaikan. Transformasi Clarke menghasilkan V_{α} dan V_{β} yang berbentuk sinus dan berbeda fasa 90° . Transformasi Clarke dilanjutkan dengan transformasi Park untuk mendapatkan komponen dq yang konstan karena mempermudah segi pengontrolan daripada sistem abc yang berubah-ubah dan mengandung tiga variabel. Untuk itu diperlukan posisi sudut diantara kedua sumber. Gambar 3.17 merupakan representasi gambar vector transformasi park.



Gambar 3.17 Representasi Vektor Transformasi Park

Transformasi park adalah sebagai berikut :

$$\begin{bmatrix} V_d \\ V_q \\ V_o \end{bmatrix} = \begin{bmatrix} \cos\theta & \sin\theta & 0 \\ -\sin\theta & \cos\theta & 0 \\ 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} V_\alpha \\ V_\beta \\ V_o \end{bmatrix} \quad (3.12)$$

dimana sudut θ adalah sudut radian dengan frekuensi sistem jala-jala yang diperoleh dari *phase locked loop* (PLL).

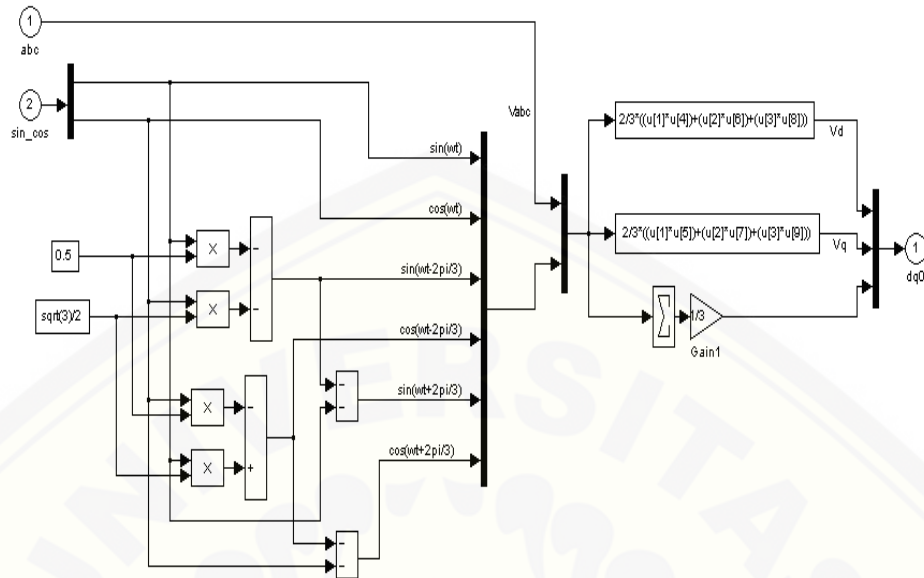
Secara keseluruhan, hasil transformasi sistem *abc* ke *dq* di formulasikan sebagai berikut :

$$V_d = \sqrt{\frac{2}{3}} \left[V_a \cos(\omega t) + V_b \cos\left(\omega t - \frac{2\pi}{3}\right) + V_c \cos\left(\omega t + \frac{2\pi}{3}\right) \right] \quad (3.13)$$

$$V_q = \sqrt{\frac{2}{3}} \left[-V_a \sin(\omega t) - V_b \sin\left(\omega t - \frac{2\pi}{3}\right) - V_c \sin\left(\omega t + \frac{2\pi}{3}\right) \right] \quad (3.14)$$

$$V_0 = \frac{1}{3} (V_a(t) + V_b(t) + V_c(t)) \quad (3.15)$$

Pemodelan transformasi *abc* menjadi *dq0* di matlab adalah seperti ditunjukkan pada gambar 3.18. Gambar 3.18 merupakan penjabaran dari persamaan 3.13, 3.14 dan 3.15



Gambar 3.18 Pemodelan Transformasi abc to dq0

3.3.3 Transformasi Vdq0 ke Vabc

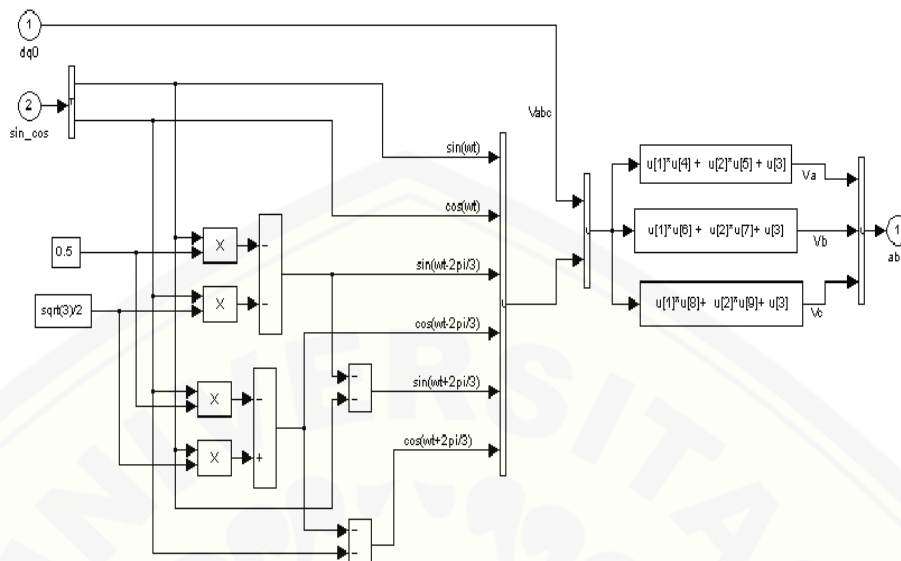
Transformasi dari bentuk *d-q* menjadi sistem *abc* dapat diformulasikan oleh persamaan berikut :

$$V_a = V_d \cos\alpha - V_q \sin\alpha + V_o \tag{3.21}$$

$$V_b = V_d \cos\left(\alpha - \frac{2\pi}{3}\right) - V_q \sin\left(\alpha - \frac{2\pi}{3}\right) + V_o \tag{3.22}$$

$$V_c = V_d \cos\left(\alpha + \frac{2\pi}{3}\right) - V_q \sin\left(\alpha + \frac{2\pi}{3}\right) + V_o \tag{3.23}$$

Pemodelan transformasi *dq0* menjadi *abc* di matlab adalah seperti ditunjukkan pada gambar 3.19. Gambar 3.19 merupakan penjabaran dari persamaan 3.21, 3.22 dan 3.23



Gambar 3.19 Pemodelan Transformasi dq0 to abc

3.3.4 Error Kompensator

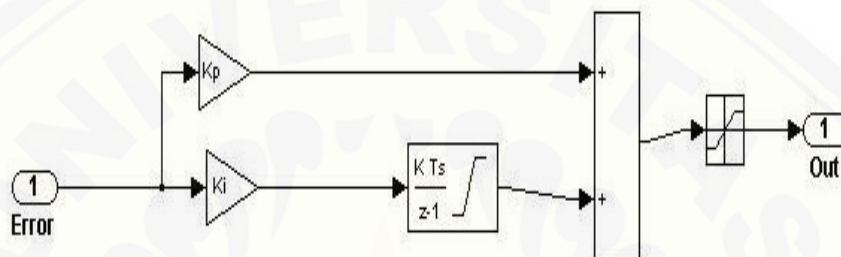
Untuk mendapatkan respon yang tepat dan cepat diperlukan error kompensator yang dalam hal ini dipilih *Fuzzy Logic Controller (FLC)* dan *kontroler Proporsional Integral (PI)*. Error dihasilkan dengan membandingkan tegangan referensi yang dalam hal ini adalah nilai *virtual dq* dengan tegangan hasil pengukuran (aktual). Kontroler akan mengolah selisih perbedaan tegangan menjadi besaran yang digunakan untuk kompensasi agar tegangan menjadi normal kembali.

3.3.4.1 PI Controller

Dalam regulasi tegangan yang berbasis pada SRF (*Synchronous Referente Frame*), kontroler PI bekerja dalam koordinat nilai dq, sehingga dirasa karena lebih konstan maka akan dapat memberikan kompensasi error lebih mudah dan cepat daripada jika kontroler PI bekerja dalam koordinat nilai abc.

Kontroler ini mempunyai dua konstanta, yaitu K_p (Konstanta proposional) dan K_i (Konstanta integral). K_p dan K_i dituning sampai mencapai respon yang dikehendaki. Dengan pengaturan K_p dan K_i yang sesuai maka didapatkan respon

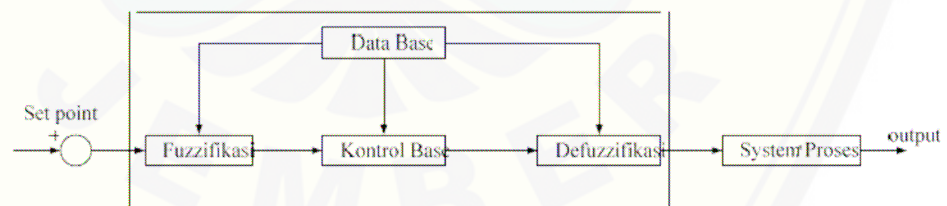
yang sesuai. Dalam penentuan besarnya gain K_p dan K_i digunakan metode *trial error*. Agar nilai keluaran controller tidak terus menerus menghasilkan nilai, maka dipasang limiter pada keluaran controller PI. Dalam tugas akhir ini digunakan 4 buah blok diagram kontroler PI untuk mengkompensasi nilai tegangan d komponen positif, q komponen positif, d komponen negatif dan q komponen negatif. Blok diagram kontroler PI pada pemodelan di software matlab dapat ditunjukkan pada gambar 3.20



Gambar 3.20 Blok Diagram PI controller

3.3.4.2 Fuzzy Logic Controller (FLC)

Regulasi tegangan FLC sama halnya dengan PI, juga bekerja pada koordinat dq. Metode *Fuzzy Logic Controller* (FLC) yang digunakan dalam tugas akhir ini adalah metode Mamdani. Gambar 3.21 menunjukkan pemodelan FLC

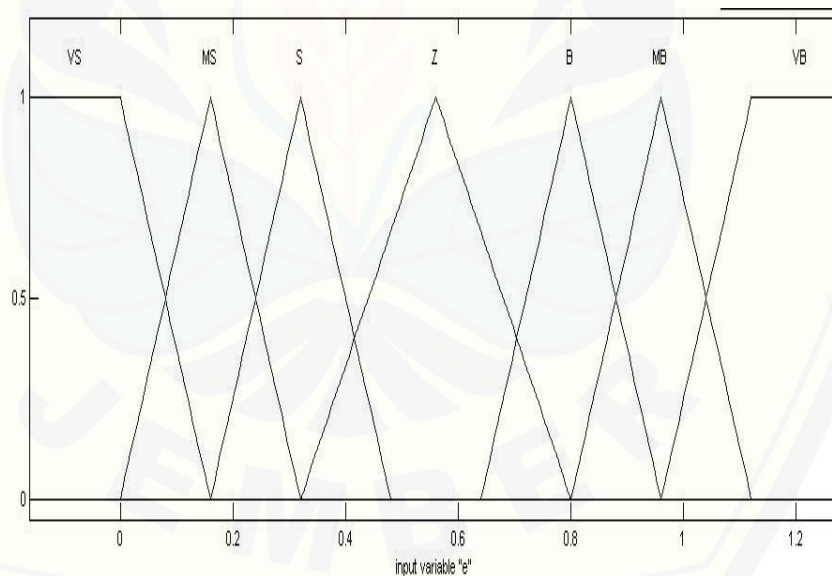


Gambar 3.21 Model Fuzzy Logic Controller

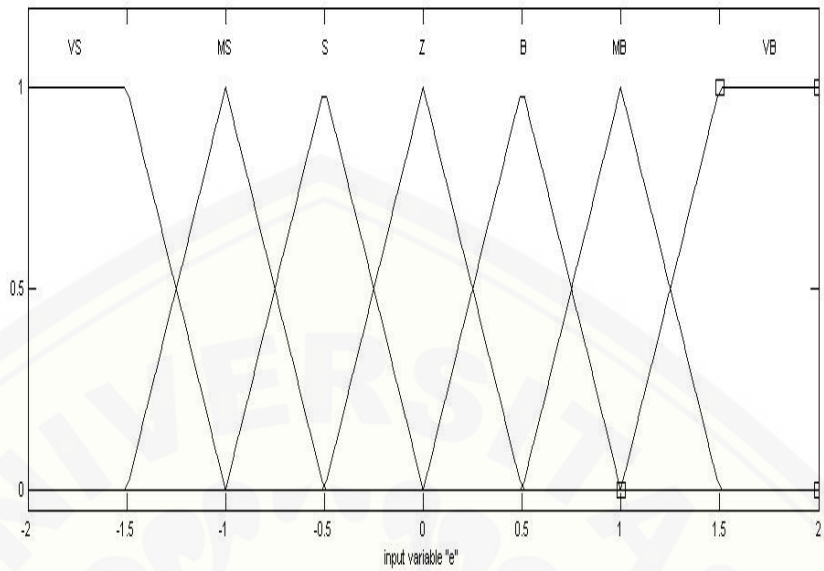
1. Fuzzyfikasi

Untuk merancang *Fuzzy Logic Controller*, maka terlebih dahulu ditentukan fungsi keanggotaan dari setiap fuzzy set. Fungsi keanggotaan ditentukan untuk keempat blok FLC untuk masing-masing

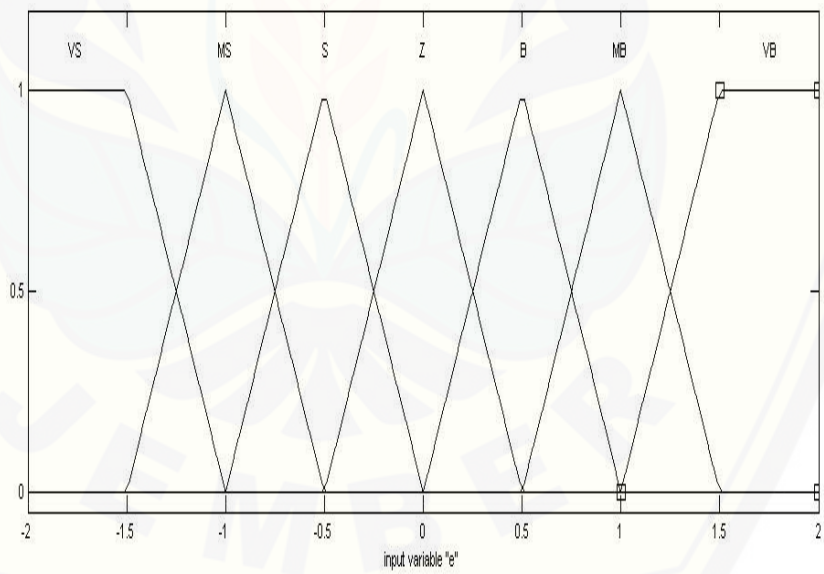
mengkompensasi nilai d dan q komponen positif serta d dan q komponen negatif. Untuk mengkompensasi nilai d komponen positif digunakan FLC1, nilai q komponen positif digunakan FLC2, nilai d komponen negatif digunakan FLC3 dan nilai q negatif digunakan FLC4. Masing-masing blok FLC mempunyai 1 crips masukan yaitu e dan 1 crips keluaran yaitu output. *Membership function* untuk tiap-tiap blok FLC sebanyak 7 buah yaitu very small(VS), medium small(MS), small(S), zero(Z), very big(VB), medium big(MB), dan big(B). Setting range dari tiap-tiap crips e dan crips output blok FLC didapat dari hasil metode *trial error* yang bersumber dari simulasi dengan PI controller. Nilai ini kemudian dinormalisasi untuk selanjutnya ditentukan jumlah *Membership function* yang sesuai. Gambar 3.22, 3.23, 3.24 dan 3.25 masing-masing menunjukkan fungsi keanggotaan input untuk FLC1, FLC2, FLC3 dan FLC4.



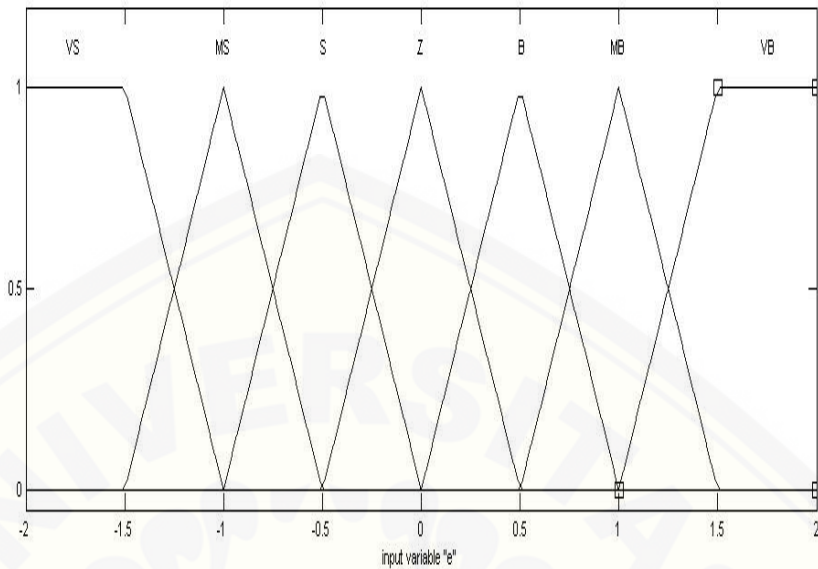
Gambar 3.22 Fungsi keanggotaan input untuk FLC1



Gambar 3.23 Fungsi keanggotaan input FLC2

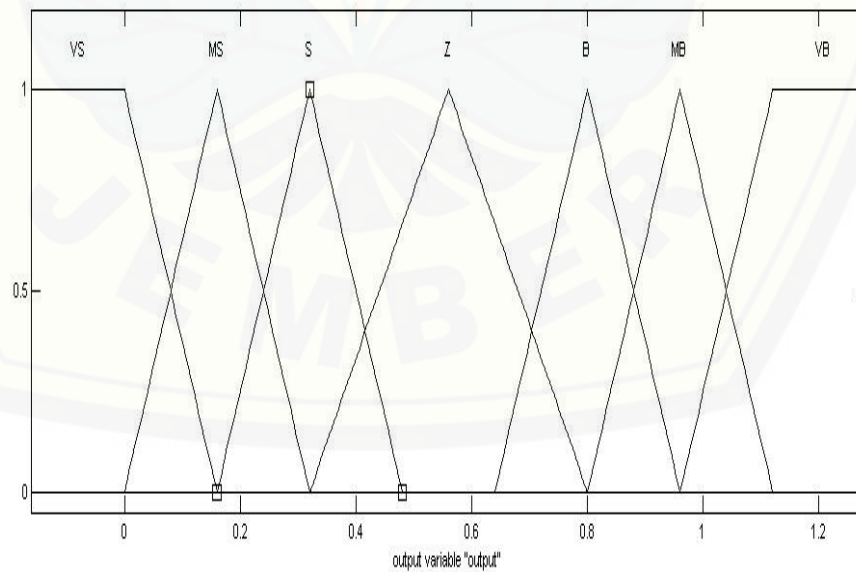


Gambar 3.24 Fungsi keanggotaan input FLC3

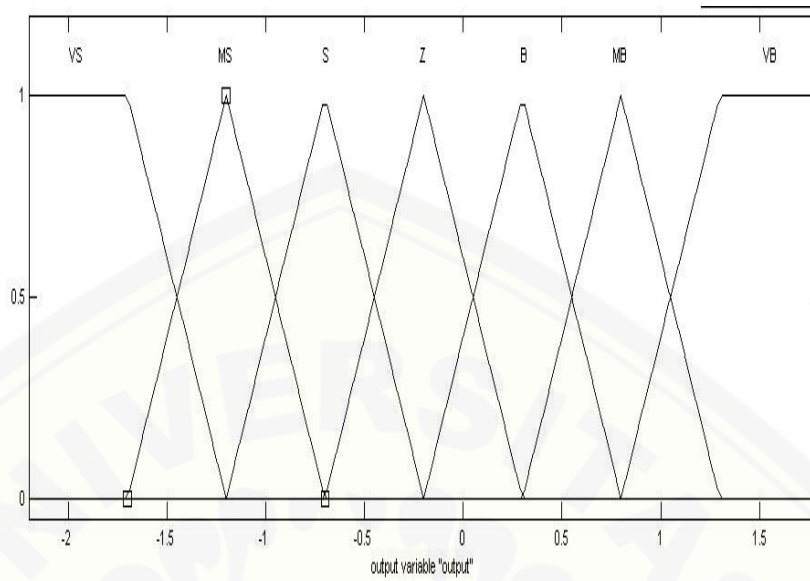


Gambar 3.25 Fungsi keanggotaan input FLC4

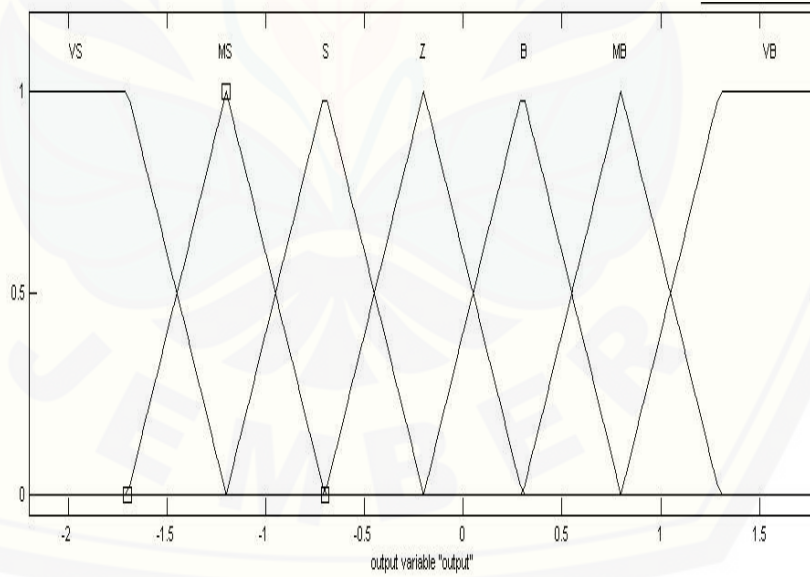
Membership function untuk keluaran output sistem dari masing-masing blok FLC juga sebanyak 7 buah yaitu very small(VS), medium small(MS), small(S), zero(Z), very big(VB), medium big(MB), dan big(B). Fungsi keanggotaan output untuk FLC1, FLC2, FLC3 dan FLC 4 ditunjukkan pada gambar 3.26, 3.27, 3.28 dan 3.29.



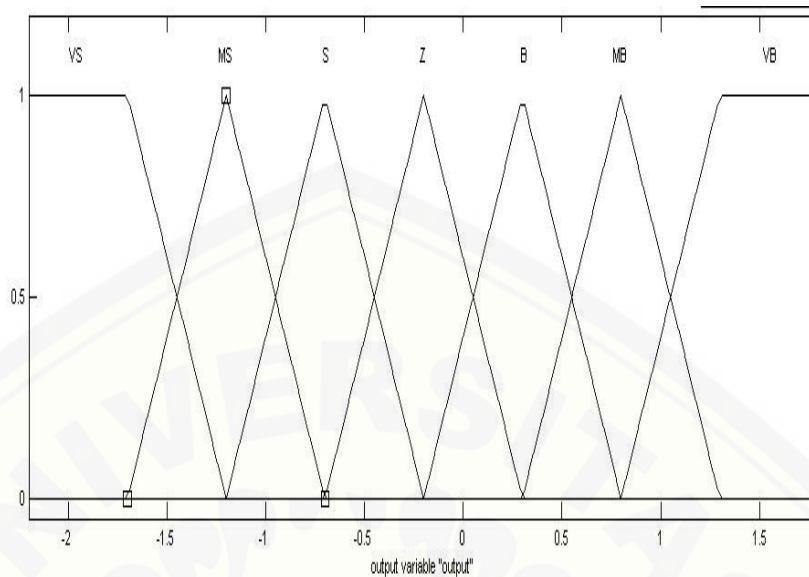
Gambar 3.26 Fungsi keanggotaan output FLC1



Gambar 3.27 Fungsi keangotaan output FLC2



Gambar 3.28 Fungsi keangotaan output FLC3



Gambar 3.29 Fungsi keanggotaan output FLC4

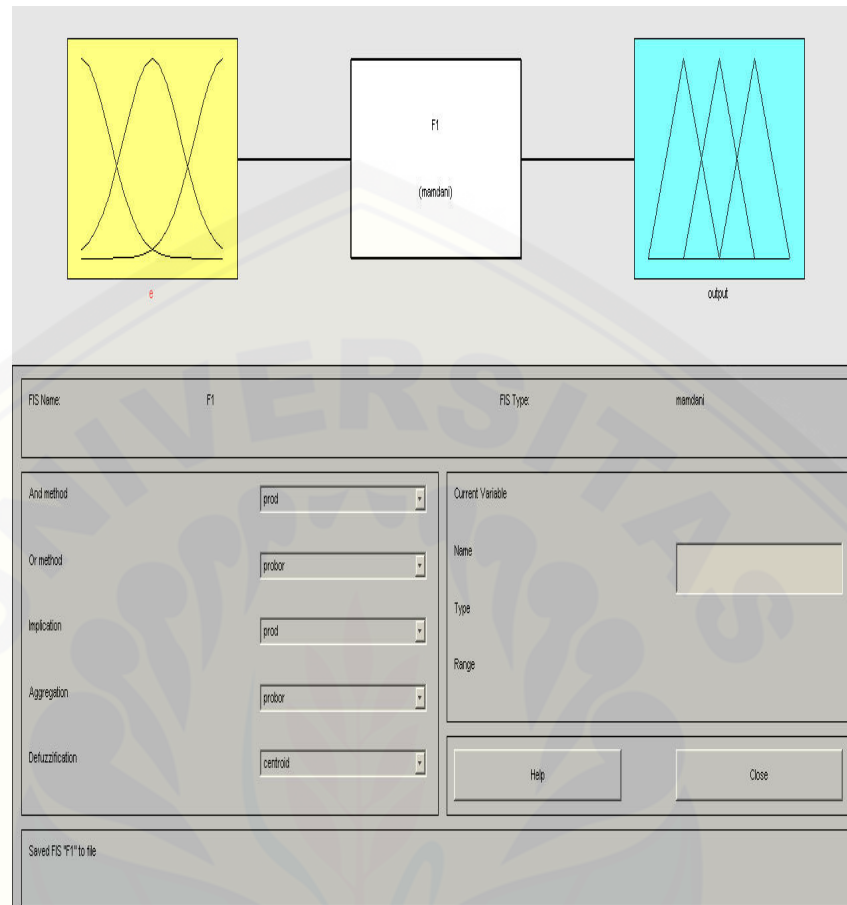
2. Aturan/Rules

Aturan atau rules untuk masing-masing blok FLC dibuat sebanyak 7 buah yaitu :

- a. Jika e adalah VS maka output adalah VB
- b. Jika e adalah MS maka output adalah MB
- c. Jika e adalah S maka output adalah B
- d. Jika e adalah Z maka output adalah Z
- e. Jika e adalah VB maka output adalah VS
- f. Jika e adalah MB maka output adalah MS
- g. Jika e adalah B maka output adalah S

3. Defuzzyfikasi

Untuk setting defuzzyfikasi pada Matlab adalah seperti yang ditunjukkan pada gambar 3.30



Gambar 3.30 Pemodelan Defuzzyfikasi pada Matlab