

PROCEEDINGS
ISSN: 2407-7534

SENATEK 2015

Seminar Nasional Teknologi 2015

*Peningkatan Daya Saing Teknologi Nasional
Menyongsong MEA 2015*



Malang, 17 Januari 2015
Institut Teknologi Nasional
Malang



**PROCEEDING SEMINAR NASIONAL TEKNOLOGI
(SENATEK) 2015**

“Peningkatan Daya Saing Teknologi Nasional Menyongsong MEA 2015”

Institut Teknologi Nasional Malang

Malang, 17 Januari 2015

Editor:

Fourry Handoko, ST, SS, MT, PhD
Sanny Andjarsari, ST, MT

Editor Pelaksana:

Endah Kusuma Rastini, SSi, MKes
Mawan Kriswantono, SE, MPd
Singgih Wahyudi, SKom
Solichin

Perancang Kulit Muka:

Harjayandiro S. Novandiono, ST

e-mail:

lppm.itn.malang@gmail.com

Cetakan Pertama

Januari 2015

Penerbit:

LPPM – Institut Teknologi Nasional Malang
Jl. Bendungan Sigura-gura No. 2 Malang

ISSN: 2407 – 7534

Hak cipta pada penulis, dilarang keras mengutip, menjiplak, mem-fotokopi baik sebagian atau keseluruhan dari isi buku ini tanpa mendapat ijin tertulis dari penulis atau penerbit.

SUSUNAN PANITIA DAN REVIEWER

- Reviewer Call for Paper** : Prof. Dr. Eng. Ir. Abraham Lomi, MSEE
Dr. Ir. Kustamar, MT
Dr. Ellysa Nursanti, ST, MT
Dr. Eng. Aryuanto Soetedjo, ST, MT
M. Edwin Tjahjadi, ST, M.Geom, PhD
Dr. Prima Vitasari, S.IP, MPd
Ir. Daim Triwahyono, MSA
Ir. A. Agus Santosa, MT
Dra. Siswi Astuti, MPd
- Panitia Pengarah** : Ir. Anang Subardi, MT
Dr. Ir. Kustamar, MT
Ir. Harimbi Setyawati, MT
Ir. Gatot Adi Susilo, MT
Dra. Sri Indriani, MM
Ir. Gaguk Sukowiyono, MT
Ir. Yusuf Ismail Nakhoda, MT
Sudiro, ST, MT
- Penanggung Jawab** : Ir. Soeparno djiwo, MT
Ir. I Wayan Sujana, MT
Dr. Ir. Lalu Mulyadi, MTA
Ir. I Wayan Mundra, MT
- Ketua Panitia** : Dr. Ir. Julianus Hutabarat, MSIE
Sekretaris : Fourry Handoko, ST, SS, MT, PhD
Bendahara : Sujianto, SPd, MM
Kesekretariatan : Sanny Anjar Sari, ST, MT



KATA PENGANTAR

Era MEA 2015 merupakan tantangan bagi seluruh stakeholder termasuk didalamnya Usaha Kecil Menengah (UKM) untuk berbenah dan harus mampu merubah tantangan menjadi peluang dalam meningkatkan daya saing, tidak hanya terbatas pada keunggulan produk dan teknologi melainkan juga pada mental dan budaya bekerja serta berinteraksi dengan sesama masyarakat ASEAN.

Produk yang memiliki keunggulan bersaing bisa dicapai melalui upaya kolektif selain faktor teknologi produksi dan beberapa aspek lain yang mendukungnya, termasuk aspek manajemen, kreativitas dan inovasi, informasi, energi, material, distribusi dan *supply chain*, disamping itu juga perlu memperhatikan aspek *green technology, environment* dan *sustainable*.

Berkaitan dengan upaya merubah tantangan menjadi peluang menyongsong MEA 2015 maka salah satu hal yang perlu dilakukan adalah interaksi keilmuan serta publikasi dengan bidang ilmu terkait yang diharapkan bisa diakomodasi dalam seminar nasional ITN 2015 ini. Seminar ini diharapkan menjadi wahana untuk berbagi pengalaman dan berdiskusi berkaitan dengan hasil penelitian dan hasil pengabdian kepada masyarakat pada aspek teknologi yang diaplikasikan pada dunia industri dan teknologi pembangunan dalam upaya meningkatkan daya saing teknologi nasional menyongsong MEA 2015.

Seminar Nasional Teknologi (SENATEK) 2015 dengan tema Peningkatan Daya Saing Teknologi Nasional Menyongsong MEA 2015. Di dalam seminar ini telah dipresentasikan 113 pemakalah yang meliputi topik :

Topik A : INOVASI DAN APLIKASI TEKNOLOGI DI INDUSTRI

1. Teknologi Industri Kreatif (*Creative of Industrial Technology*)
2. Teknologi Ramah Lingkungan (*Green Technology*)
3. Manajemen Teknologi (*Management of Technology*)
4. Teknologi Informasi (*Information Technology*)
5. Teknologi Bahan (*Material Technology*)
6. Teknologi Terbarukan (*Renewable Technology*)
7. Teknologi dan Manajemen Rantai Pasok (*Supply Chain Management and Technology*)
8. Manajemen Produksi dan Manajemen Produktifitas (*Production Technology dan Productivity Management*).

Topik B : INOVASI DAN APLIKASI TEKNOLOGI PEMBANGUNAN

1. Teknologi Sumber Daya Air dan Lingkungan (*Water Resource and Environmental Technology*)
2. Bangunan Ramah Lingkungan dan Pengembangan Berkelanjutan (*Green Building and Sustainable Development*).
3. Wilayah Pusat Bisnis (*Business Centre Area*).
4. Kreatif dan Inovatif Material Bangunan (*Creative/Inovative of Material Building*).
5. Perencanaan dan Kreatif Kawasan Wisata (*Planning and Creative Tourism Area*).
6. Teknologi Pemetaan (*Mapping Technology*).

Panitia Seminar Nasional Teknologi (SENATEK) 2015 mengucapkan terimakasih, kepada para pemakalah dan semua pihak yang mendukung terlaksananya seminar ini. Panitia mengharapkan kritik dan saran untuk dapat memperbaiki terlaksananya seminar yang akan datang.

Malang, 17 Januari 2015

Panitia SENATEK 2015



Rancang Bangun Kendali Digital Motor BLDC Untuk Mobil Listrik Universitas Jember <i>Arbiantara H., Setiawan A., Widjonarko</i>	A - 323
Evaluasi Keamanan Dan Stabilitas Sistem Tenaga Akibat Interkoneksi Pembangkit Baru Ke Dalam Grid <i>Ni Putu Agustini, I Made Wartana, Lauhil Mahfudz Hayusunan</i>	A - 333
Identifikasi Jenis Asap Di Udara Menggunakan Spektrofotometer dan Jaringan Syaraf Tiruan <i>Tukadi, M. Rivai, M. Ronny</i>	A - 344
Prototype Alat Bantu Penghitung Biji Tanaman Pangan Berbasis Mikrokontroler Atmega 8535 Dengan Sensor Optocoupler <i>Syahminan, S</i>	A - 353
Aplikasi <i>Adaptive Neuro Fuzzy Inference System</i> (Anfis) Untuk Estimasi Kebutuhan Oksigen Kimiawi di Sungai Kali Surabaya <i>Wahyudi Harianto, M. Isa Irawan, Ali Masduqi</i>	A - 359
Optimasi Kapasitas Sistem Energi Hibrid Berbasis Energi Terbaru Untuk Perancangan Sistem Energi Hibrid di Kota Palu <i>I Gede Ryan Sandy, Sasongko Pramono Hadi, Suharyanto</i>	A - 368
Perancangan dan Implementasi Metode Oreste Pada Sistem Pendukung Keputusan Seleksi Penerima Beasiswa <i>Mokhamad Hadi Wijaya</i>	A - 379
Perancangan Chatbot Pembelajaran Pemrograman Berorientasi Object Berbasis Sistem Modular <i>Wijaya. M Hadi, Sotyohadi, Setiawan. Ridwan Syarif</i>	A - 387
Studi Parametrik Antena Vivaldi Slot Dengan Pencatuan Mikrostrip <i>Mukhidin, Tommi Hariyadi, Tuti Suartini</i>	A - 397
Rekonstruksi 3D Citra <i>Magnetic Resonancy Imaging (MRI) Abdomen</i> Untuk Identifikasi <i>Polip</i> Pada Saluran Pencernaan <i>Achmad Ribut Triwoto, Tri Arief Sardjono</i>	A - 404
Integrasi Optimal <i>Distributed Generator</i> Untuk Meningkatkan Performasi Sistem dengan Teknik Optimasi Evolusi <i>I Made Wartana, Teguh Herbasuki, Ni Putu Agustini</i>	A - 411
Evaluasi Sistem Proteksi Petir Eksternal <i>Site Radar 214</i> dengan Metode Sudut Lindung, Bola Bergulir dan Pengumpulan Volume <i>Edi Supartono, Suharyanto</i>	A - 421
Deteksi Sinyal Elektromyogram (EMG) Saat Kontraksi dan Relaksasi dengan Personal Komputer <i>Irmalia Suryani Faradisa, Pandu Noortyas</i>	A - 428
Roket Kendali Otomatis Ketinggian Rendah Menggunakan Atmega 328 dengan Sensor BMP 085 dan CMPS10 Serta Grafik Antarmuka <i>Agil Setiawan, M. Fadhil Abdullah, Anggara Wijaya</i>	A - 437



Rancang Bangun Kendali Digital Motor BLDC Untuk Mobil Listrik Universitas Jember

Arbiantara H.¹, Setiawan A.², Widjonarko³
Universitas Jember

ABSTRAK

Sebuah kegiatan penelitian yang mengimplementasikan desain kontrol BLDC motor berbasis rangkaian logika ke dalam piranti elektronik telah dilakukan untuk diaplikasikan pada mobil listrik yang dikembangkan Universitas Jember. Dalam kegiatan penelitian lanjutan ini dirancang rangkaian kontrol menggunakan IC PALs (*Programmable Array Logic*) dengan Metode *Six Step Commutation* menggunakan *device* aplikasi program WinCUPL. Sehingga nantinya didapat sinyal tegangan tiga fasa berbentuk trapezoid untuk memutar motor. Verifikasi sistem kendali menggunakan baterai 12 V, IC PALs sebagai kontrol logika, IC Op-amp sebagai pembangkit gelombang segitiga untuk pengaturan kecepatan motor BLDC 1 kW, rangkaian PWM (*duty cycle*) yang dirubah menyesuaikan kecepatan yang dikehendaki, Perubahan PWM (*duty cycle*) pada motor BLDC mempengaruhi kecepatan pada motor BLDC, semakin besar nilai PWM (*duty cycle*) putaran motor BLDC semakin cepat. Dari hasil pengujian, dapat diketahui saat nilai *duty cycle* PWM maksimum yaitu 80,4%, didapat kecepatan maksimum sebesar 116,2 rpm.

Keywords: PALs, Six Step Commutation, duty cycle, Kontrol, Implementasi

Pendahuluan

Usaha pemerintah untuk membuat perguruan tinggi bersemangat dalam melakukan penelitian yang berhubungan dengan pengembangan mobil listrik sebagai salah satu solusi mengurangi sumber polusi mendapat respon yang baik di Universitas Jember. Beberapa penelitian yang berhubungan dengan hal ini telah dilakukan termasuk pengembangan prototipe piranti kontrolnya. Dengan dilaluinya tahapan penelitian ini berarti sudah ada langkah penelitian sebelumnya yang dilalui dalam pengembangan kendali digital BLDC ini, yaitu implementasi sistem kendali berbasis pada gerbang-gerbang logika yang merupakan komponen elektronika nyata.

Untuk selanjutnya, agar tujuan utama dari penelitian ini yaitu untuk merancang sistem pengaturan BLDC yang handal dengan biaya rendah yang berarti pula dapat diimplementasikan dengan tidak terkendala dengan keberadaan komponen. Salah satu permasalahan yang sudah teridentifikasi dalam pengaturan kecepatan adalah potensi error pada pemanfaatan gerbang logika yang banyak, yaitu masing-masing gerbang diwakili oleh sebuah komponen elektronika mandiri dengan karakteristik dan kondisi masing-masing. Secara teoritis hal ini sangat dimungkinkan terjadi karena masing-masing gerbang *logic* bisa saja memiliki ketidakseragaman respon terhadap nilai tegangan input yang diberikan serta untuk mengurangi probabilitas permasalahan ini dengan mengimplementasikan *logic* ini ke dalam piranti *logic* yang lebih kompak yaitu dalam satu IC.

Dengan menggunakan *programmable array logic* PALs sebagai pengganti gerbang-gerbang *logic* ini, di samping peningkatan keandalan yang didapatkan dengan mengeliminir kemungkinan *error logic* yang diakibatkan oleh ketidakseragaman karakteristik komponen *logic*, rangkaian kontrol akan menjadi lebih sederhana dan mengurangi kemungkinan kegagalan

operasi karena pengaruh luar. Dimensi yang lebih kecil dengan rangkaian yang lebih kompak akan lebih memudahkan aplikasinya sebagai kendali kendaraan listrik yang memiliki ruang yang terbatas.

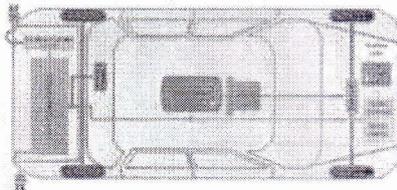
Metode Penelitian

Pustaka

Secara umum kegiatan penelitian ini adalah mengimplementasikan sebuah desain rangkaian kontrol yang sedianya diimplementasikan dalam sebuah program komputer dan telah diujicobakan ke dalam rangkaian PWM dan IC PALs yang terprogram yang akan menghasilkan piranti kontrol dan pengemudian sebuah motor BLDC dengan spesifikasi tertentu.

Mobil Listrik

Mobil listrik didefinisikan sebagai mobil yang menggunakan sumber penggerak dari motor listrik bukan dari mesin bensin (Ototrend.Com, 2012). Motor listrik mendapat energi dari baterai melalui sebuah kontroller, yang mengatur jumlah tenaga yang dihasilkan berdasarkan penggunaan pedal gas dari pengendara mobil. Gambar 1 memperlihatkan sebuah model mobil listrik. Tampak pada Gambar bahwa mobil listrik terdiri dari motor listrik, *gear box*, *inverter*, *konverter*, baterai dan sistem pengisian baterai.



Gambar 1. Struktur mobil listrik

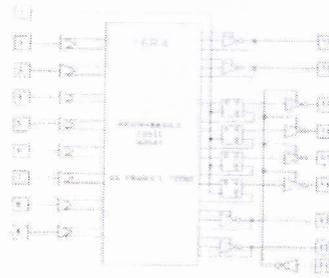
Baterai yang digunakan adalah jenis baterai yang bisa diisi ulang. Pengisian ulang dilakukan dengan energi listrik yang bersumber dari listrik PLN atau generator melalui *Charger*, yang berfungsi untuk mengubah arus bolak balik (AC) menjadi arus searah (DC) sesuai dengan kebutuhan pengisian (*Trekko electric vehicle. Com. 2009*). Pada umumnya Baterai terdiri dari beberapa unit yang dipasang secara seri. Sumber tegangan berasal dari baterai accu kering 12 V yang diseri sebanyak 4 buah sehingga total 48 V dengan masing-masing berkapasitas 35 Ah. dengan kapasitas yang bervariasi. Sedangkan motor listrik yang digunakan dapat berupa motor BLDC. *Inverter* pada mobil listrik memiliki peranan yang cukup besar, karena peralatan inilah yang akan membuat komutasi elektronik pada motor BLDC sehingga motor bisa berputar.

Programmable Array Logic

Programmable array logic (PALs) atau *programmable logic array* (PLAs) keduanya dimaksudkan untuk menyebutkan sejenis piranti logika yang bisa diprogram dan merupakan komponen semikonduktor untuk mengimplementasikan fungsi-fungsi logika dalam rangkaian digital.

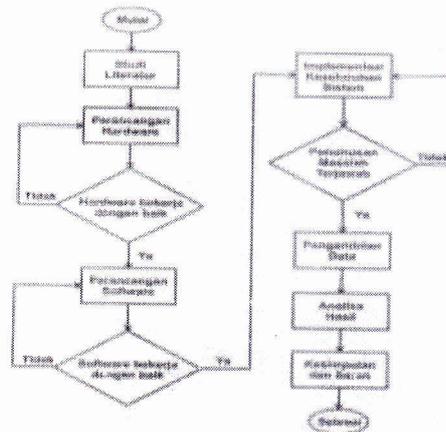
Piranti PAL terdiri dari sebuah PROM (*programmable read-only memory*) dan output logic yang digunakan untuk mengimplementasikan fungsi-fungsi logika yang diinginkan. Pengisian program ke PROM hanya bisa dilakukan satu kali (*One Time Programmable*).

PALs dengan 20 pin memiliki 10 input dan 8 output. Output-output ini adalah aktif rendah dan dapat berupa output yang diregister maupun kombinasional. Kelompok PALs yang memiliki struktur output bervariasi disebut *Output Logic Macrocells* (OLMCs). Sebelum diperkenalkannya seri "V" yang berarti variable, semua PALs diproduksi dengan type OLMCs dan dibuat menjadi *fix output* pada proses manufacturing.



Gambar 2. Blok Diagram *Programmable Array Logic 16R4*
 Sumber (wikipedia.org/Programmable Array Logic)

Meskipun beberapa pengguna suka memprogram perangkat PAL dengan mengedit secara manual file yang berisi data biner, sebagian memilih untuk merancang logika mereka menggunakan bahasa deskripsi perangkat keras (HDL) seperti Data I/O ABEL, *Devices Logical* 'CUPL, atau PALASM.

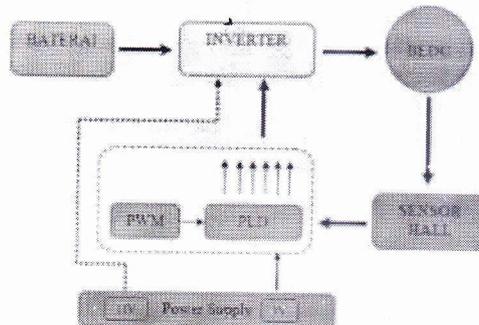


Gambar 3. Alur Kegiatan Penelitian

Gambar 3 menunjukkan alur kegiatan penelitian ini. Penelitian ini telah diawali dengan penelitian sebelumnya dan menghasilkan beberapa data dan informasi yang akan diimplementasikan lebih jauh dalam penelitian ini.

Blok Diagram Sistem

Kendali motor BLDC Pada penelitian ini, konfigurasi dari kontrol kecepatan motor BLDC menggunakan metode *six step commutation* menggunakan sensor hall pada gambar 4.

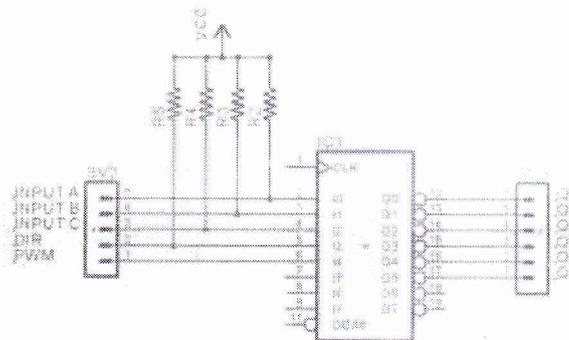


Gambar 4. Diagram blok implementasi kontrol motor BLDC

Pada saat kita mengatur besar kecilnya PWM menggunakan potensio, maka membangkitkan gelombang listrik dengan mengubah-ubah lebar pulsa aktif yaitu mengatur besarnya *duty cycle* menggunakan metode PWM. Untuk mendapatkan posisi fluks magnet dan kecepatan yang konstan maka perlu adanya feedback yakni dengan menggunakan *sensor hall*. Kode dari *sensor hall* akan diproses pada IC PLD.

Rangkaian terintegrasi (IC)

Rangkaian terintegrasi (IC) yang digunakan untuk mengimplementasikan *array logic* yang telah dibuat adalah IC ATF16v8 diaman memiliki 8 pin input dan 8 pin output yang dianggap sudah memadai untuk maksud ini. Gambar skematis IC ini yang ditunjukkan dalam function block diagram untuk menentukan menggunakan pin input dan output seperti terlihat dalam Gambar 5. Dari gambar ini terlihat kemudahan memindahkan skema rencana blok diagram array seperti terlihat dalam Gambar.

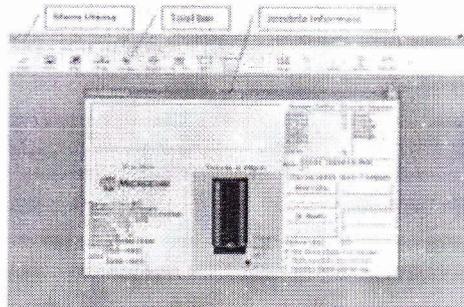


Gambar 5. Function blok diagram IC ATF16v8

Pemrograman Rangkaian Terintegrasi (IC)

Perancangan rangkaian logika yang sudah didapatkan dari penelitian sebelumnya, kemudian dituliskan pada *software* CUPL yang kemudian nantinya akan dicocokkan dengan menggunakan simulasi terlebih dahulu. Apabila pada simulasi telah cocok dengan tabel kebenaran, maka dapat dilakukan proses *compile*. Bila proses *compile* berhasil maka akan menghasilkan file *jedec* (.jed) dan file *jedec* inilah yang nantinya diisikan pada IC ATF16v8.

Setelah file program (.jed) telah didapatkan kemudian dilakukan implementasi *software* ke *hardware*, yaitu pada IC ATF16v8. Cara untuk mengimplementasikan hal tersebut yaitu dengan menggunakan *Universal Downloader*. *Universal Downloader* ini sangat banyak kegunaannya selain untuk pemrograman PLD, juga untuk memrogram EPROM, EEPROM, MPU dan lain-lain. Pada penelitian ini menggunakan GENIS G540 universal programmer.



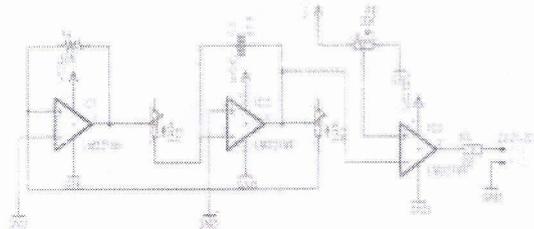
Gambar 6. Tampilan awal Universal programmer G540

Rangkaian PWM

Rangkaian pembangkit sinyal PWM berfungsi sebagai pengatur kecepatan, rangkaian tersebut terdiri dari 3 buah op-amp dengan menggunakan IC LM324, dimana Kedua op-amp



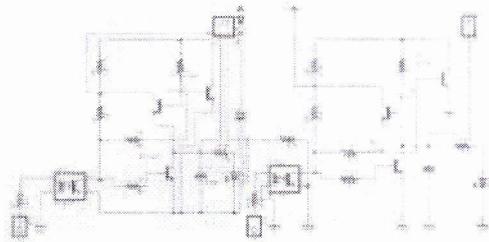
digunakan sebagai pembangkit sinyal segitiga yang kemudian dibandingkan/ dikomparasikan pada op-amp dengan tegangan referensi untuk menghasilkan sinyal PWM. Kecepatan pada motor nantinya berpengaruh dari nilai *duty cycle*. Untuk merubah nilai *duty cycle* hanya dengan merubah nilai tegangan referensi dengan menggunakan variable resistor atau biasa disebut dengan potensiometer, antara 0 sampai 5 volt, dimana pada saat tegangan referensi 0 volt maka *duty cycle* akan 0% dan jika tegangan referensi 5 volt maka *duty cycle* berubah menjadi 100%.



Gambar 7. Skematik rangkaian pembangkit sinyal PWM

Rangkaian driver mosfet

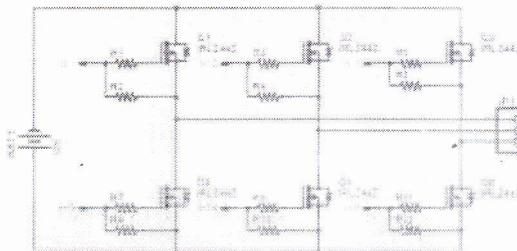
Fungsi utama rangkaian driver mosfet adalah sebagai pemisah antara rangkaian power dengan rangkaian kontrol atau isolator dari rangkaian tegangan rendah ke rangkaian tegangan tinggi karena terdapat *optocoupler*. Konfigurasi dari *optocoupler* dapat dilihat pada gambar 8 berikut ini.



Gambar 8. Skematik rangkaian driver mosfet

Inverter Tiga Fasa

Inverter tiga fasa dirancang menggunakan enam buah saklar semikonduktor berupa MOSFET dengan tipe IRF640A, dimana masing-masing fasa menggunakan dua buah MOSFET yang ditunjukkan pada gambar berikut.



Gambar 9. Rangkaian Inverter 3 Fasa

Inverter tersebut akan memberikan tegangan ke kumparan motor sesuai dengan data yang di terima dari sistem pentrigernya. Karena outputnya berupa sinyal tiga fasa maka daya input ke motor dapat dihitung dengan persamaan sebagai berikut.

$$P_{3\phi} = 3 \times V_L \times I_L \times \cos\phi \quad (13)$$

Dimana :

$P_{3\phi}$ = daya tiga fasa (watt)

V_L = tegangan fasa (volt)

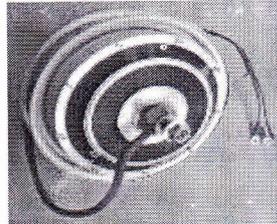


IL = arus fasa

Cosφ = faktor daya

Motor BLDC

Pada penelitian kali ini, spesifikasi motor BLDC yang digunakan adalah sebagai berikut.



Gambar 10. Motor BLDC

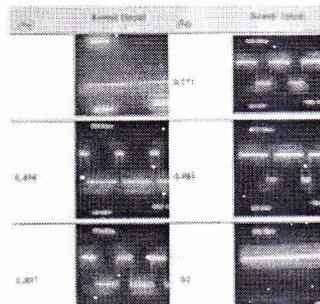
Merk Motor: Trekko, Tegangan: 48 V, Daya: 500 watt, Putaran: 500 rpm

Hasil dan Pembahasan

Pengujian Rangkaian PWM

Rangkaian PWM terdiri dari pembangkit gelombang segitiga, pembagi tegangan DC dan sebuah komparator. Pembangkit segitiga diuji dengan mengamati bentuk gelombang menggunakan osiloskop dan dengan membandingkan keluaran frekuensi yang terukur dengan hasil perhitungan frekuensi.

Tabel 1. Bentuk Perubahan Sinyal PWM



Analisa Pemrograman Rangkaian Terintegrasi

Pada penelitian ini dibutuhkan *software* dan hardware untuk implementasi ke rangkaian yang sebenarnya. Pembuatan program rangkaian logika berdasarkan penelitian sebelumnya, dengan menggunakan aplikasi WinCUPL. Aplikasi ini dipilih karena penggunaannya yang lebih mudah dari aplikasi lainnya, seperti Warp, PALSM dan lain-lain. Aplikasi ini menggunakan bahasa C namun lebih sederhana. Program yang dibuat pada penelitian ini dapat dilihat pada gambar 11

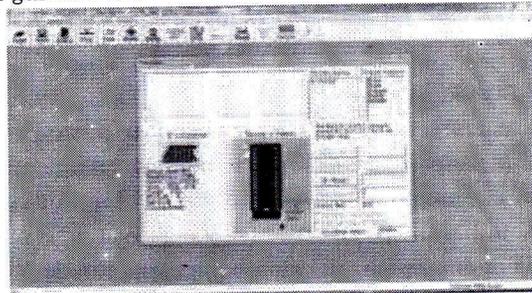
```
Name      ATF ;
PartNo    00 ;
Date      8/22/2014 ;
Revision  01 ;
Designer  Engineer ;
Company   unej ;
Assembly  None ;
Location  ;
Device    virtual ;
```

Gambar 11. Program rangkaian logika

Setelah didapat kan program tersebut kemudian program di-compile sehingga membentuk file *jedec* (.jed), file inilah yang nantinya akan dimasukkan kedalam IC. Apabila tidak ada error



pada program dapat dilanjutkan pada pengujian secara simulasi, jika pada simulasi program sudah sesuai dengan rangkaian logika, maka selanjutnya diimplementasikan ke *hardware* dengan menggunakan Universal *downloader*. Pada penelitian ini menggunakan Genius G540 Universal *programmer* sebagai *downloader* IC ATF16v10. Berikut tampilan pada *Software Universal Downloader* pada gambar 12.



Gambar 12. Tampilan Utama *Software Universal Programmer*

Kemudian pada *software downloader* tersebut akan ada banyak pilihan IC yang akan digunakan. Setelah memilih tipe IC yang sesuai yaitu IC ATF16v8, kemudian load file program dengan ekstensi *jedec* yang telah dibuat sebelumnya, kemudian IC diprogram. Untuk IC PLD hanya dapat diprogram dengan file yang berekstensi (*jed*).

Pengujian Rangkaian Terintegrasi

Rangkaian terintegrasi (IC) yang digunakan untuk mengimplementasikan rangkaian gerbang *logic* yang telah dibuat adalah menggunakan IC ATF16V10 yang telah diprogram. Diperlihatkan bahwa terdapat lima pin masukan yang digunakan yaitu, *sensor hall A*, *sensor hall B*, *sensor hall C*, *direction*, dan PWM. Sedangkan keluaran yang digunakan sebanyak enam pin, yaitu masing-masing keluaran Q1-Q6. Pada pengujian ini akan dicari hubungan input dan output dari IC tersebut dan besar tegangan pada input dan output pada saat *high* dan *low*. Hasil pengujian input dan output pada IC yang telah diprogram dapat dilihat pada table. Dimana data pengujian harus sama dengan data hasil proses rangkaian digital pada penelitian sebelumnya.

Tabel 2. Pengujian tegangan logic input dan output

Direction	Hall C	Hall B	Hall A	Q1	Q2	Q3	Q4	Q5	Q6
C	4,42V	4,41V	10,04mV	4,42V	2,796V	1,4mV	1,4mV	2,796V	1,4mV
	4,41V	4,42V	10,04mV	10,04mV	1,3mV	1,5mV	2,796V	1,4mV	2,796V
	4,42V	4,41V	4,42V	10,04mV	1,4mV	1,4mV	2,796V	2,796V	1,5mV
	4,43V	10,04mV	4,41V	4,41V	1,4mV	2,796V	1,4mV	2,796V	1,4mV
	4,42V	10,04mV	4,42V	4,42V	1,4mV	2,796V	1,4mV	1,4mV	1,3mV
W	4,42V	10,03mV	10,04mV	10,04mV	2,796V	1,4mV	1,4mV	1,4mV	2,796V
	10,04mV	10,03mV	10,04mV	4,41V	1,4mV	1,4mV	2,796V	2,796V	1,5mV
	10,04mV	10,04mV	4,42V	4,42V	1,5mV	1,5mV	2,796V	1,4mV	2,796V
	10,04mV	10,04mV	4,42V	10,04mV	2,796V	1,4mV	1,4mV	1,4mV	2,796V
	10,04mV	4,41V	4,41V	10,04mV	2,796V	1,4mV	1,4mV	1,5mV	2,796V
C	10,04mV	4,41V	10,04mV	10,04mV	1,4mV	2,796V	1,4mV	1,5mV	2,796V
	10,04mV	4,41V	10,04mV	4,41V	1,4mV	2,796V	1,4mV	2,796V	1,4mV

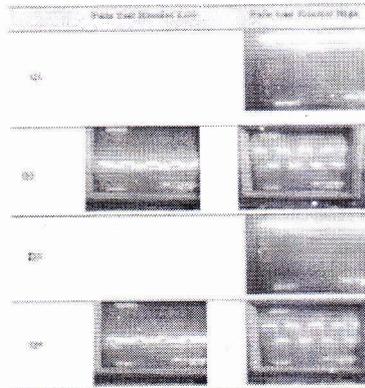
Dari tabel diatas dapat diketahui bahwa pada saat input V_{IL} tegangan sebesar 10,3 sampai 10,4mV sedangkan pada datasheet membutuhkan tegangan V_{IL} sebesar -0,5 sampai 0,8 V agar memberikan logic low(0) dan pada saat high V_{IH} tegangan sebesar 4,41-4,42Volt, ini dikarenakan pada pin input diberi resistor *pullup* untuk menghindari kondisi tegangan ambang, sedangkan pada datasheet membutuhkan tegangan V_{IH} sebesar 2.0 sampai $V_{CC} + 0,75$ atau $4.42+0,75=5,17V$ agar mampu memberikan *logic high*. Kemudian pada pin output, V_{OL} sebesar 1,3 sampai 1,5 mV pada saat *low* dan V_{OH} sebesar 2,796V pada saat *high*. Dan nilai V_{OL} pada datasheet maksimum 0,5V dan V_{OH} minimal 2.4V Sehingga hanya akan didapat logika low dan

high pada masing-masing input dan output. Dari hasil penujian diatas didapat data *high* (1) dan *low* (0) yang sesuai dengan rangkaian *logic* yang telah dibuat sebelumnya. Berdasarkan pengujian juga didapatkan, bahwa IC ATF16v8 ini mampu beroperasi pada tegangan minimum sebesar 2,4 Volt diaman tegangan normal adalah 5 Volt. Sehingga apabila diaplikasikan ke mobil listrik pada saat tegangan baterai turun masih ada toleransi tegangan sebesar 2,6 Volt dari tegangan normal, sehingga IC masih tetap bekerja hingga batas tegangan 2,4 Volt.

Pengujian rangkaian driver

Permasalahan pada implementasi rangkaian kendali *logic* ini adalah sama dengan rangkaian kendali elektronik pada umumnya yaitu menjaga agar rangkaian beroperasi pada level parameter yang sesuai. Pengujian rangkaian *driver* ini dilakukan untuk memastikan bahwa rangkaian *driver* memiliki respon frekuensi yang sesuai. Dengan demikian pengujian dilakukan dengan dengan mengamati bentuk gelombang menggunakan osiloskop.

Tabel 3. Pengujian pada masing-masing driver



Dari tabel diatas dapat dilihat bahwa, gambar yang ditunjukkan pada Q1,Q2, dan Q3 adalah sama. Begitupula pada Q4,Q5,dan Q6 yang memiliki gelombang yang sama. Pada saat pengambilan data diatas frekuensi dari PWM sebesar 8,172 KHz. Dan pada Q4,Q5,dan Q6 *driver* yang mendapatkan sinyal PWM juga memiliki frekuensi sebesar 8,133 KHz. Dari data tersebut membuktikan bahwa rangkaian *driver* ini mampu menjaga agar rangkaian beroperasi pada level parameter yang sesuai.

Pengujian Kecepatan motor

Pada pengujian ini akan dicari hubungan nilai PWM terhadap kecepatan motor. Sehingga nantinya dapat diketahui karakteristik motor yang dipakai yakni berupa linier atau tidaknya perubahan PWM terhadap kecepatan motor dan batas kecepatan maksimumnya.

Dari hasil pengujian maka didapatkan beberapa data akibat dari perubahan PWM atau *Dutycycle* tabel sedangkan grafik hubungan antara PWM terhadap speed ditunjukkan pada gambar:



Tabel 4. Pengujian pada fasa motor

Duty cycle (%)	Speed (rpm)	Contoh sinyal pada Fasa Motor
20,438	32,1	
40,397	62,0	
60,773	92,4	
80,418	116,2	

Dari gambar dapat dilihat bahwa semakin besar nilai PWM (*duty cycle*) yang diberikan maka semakin cepat putaran motor atau dengan kata lain nilai PWM (*duty cycle*) berbanding lurus dengan kecepatan motor. Dan didapat kecepatan maksimumnya saat tegangan input 12,2 volt sebesar 116,2 rpm. Alasan bagaimana PWM dapat mengatur kecepatan motor adalah mengatur berapa persen tegangan input yang dialirkan ke motor yakni dengan mengatur lama waktu saat sinyal *high* terhadap periode PWM itu sendiri atau yang biasa disebut dengan *duty cycle* yang secara matematis dapat ditulis pada persamaan berikut.

$$V_{out} = \text{Duty cycle} \cdot V_{in}$$

Dimana V_{out} merupakan tegangan output dari *inverter* atau tegangan input yang masuk ke motor, sedangkan V_{in} adalah tegangan baterai sebesar 12,2 volt. Sehingga untuk data pada Tabel 4 dapat dihitung tegangan input motornya.

Selain itu, dapat dilihat pada osiloskop yaitu sinyal dari salah satu fasa motor dimana metode *Six Step communication* menciptakan gelombang AC yang berbentuk *trapezoid* atau *square* karena PWM yang digunakan dalam metode ini merupakan PWM *square*. Akibat dari gelombang yang berbentuk *square* atau *trapezoid* timbul gelombang harmonik. Gelombang harmonik inilah yang menyebabkan motor “bising” ketika berputar. Gelombang harmonik tersebut sangat jelas terlihat pada saat motor berputar pelan atau saat frekuensi rendah yang dibuktikan dengan bentuk gelombang *trapezoid* tidak beraturan dan belum sempurna. Namun, saat motor berputar cepat atau saat frekuensi bertambah besar tepatnya saat PWM 200 hingga 255, bentuk gelombang *trapezoid* telah sempurna atau menyerupai sinyal sinusoidal sehingga suara motor menjadi lebih mulus.

Kesimpulan

Untuk memprogram IC *Programmable Logic device* menggunakan aplikasi WinCUPL yang paling mudah dalam pengoperasiannya. Dengan tegangan rendah, sebesar 2,5 volt atau 50% dari tegangan V_{cc} , IC ini masih dapat bekerja. Tegangan input pada saat *low* V_{IL} sebesar 10,3 sampai 10,4 mV, sedangkan nilai *high* V_{IH} tegangan sebesar 4,41-4,42 Volt. Tegangan output pada saat *low* V_{OL} sebesar 1,3 sampai 1,5 mV, dan pada saat *high* V_{OH} sebesar 2,796V. Perbandingan dengan menggunakan IC gerbang logika, maka penggunaan IC PLD ini sangat efisien dari segi fisiknya. Perubahan PWM (*duty cycle*) pada motor BLDC mempengaruhi kecepatan pada motor BLDC. Semakin besar nilai PWM (*duty cycle*) putaran motor BLDC semakin cepat.



Acuan Referensi

1. Arbiantara H., Setiwan, A., Widjonarko, *Rancang Bangun Kendali Digital Motor BLDC untuk Mobil Listrik Universitas Jember*, Laporan Hasil Penelitian Hibah Bersaing 2013.
2. Ali, Asif. *Control Of BLDC Motor With The Help Of Pulse Width Modulation*.
3. Majhi, Bijoyprakash. 2012. *Analysis of Single-Phase SPWM Inverter*.
4. Microchip Corp. 2002. *Brushless DC Motor Control Made Easy*.
5. NEC Electronic Corporation. 2006. *3-Phase Brushless DC Motor Control 120-Degree Trapezoidal Drive with Hall Sensors for MC-LVKIT-714 Motor Control Evaluation System*. (Germany)