



**SIMULASI METODE MODIFIED SYNCHRONOUS
REFERENCE FRAME PADA SISTEM UPS 3 PHASA
DENGAN MENGGUNAKAN FUZZY LOGIC
CONTROLLER SEBAGAI ERROR KOMPENSATOR**

SKRIPSI

Oleh :

**Muh. Awaluddin. T
NIM. 031910201035**

**PROGRAM STUDI STRATA-1 TEKNIK
JURUSAN TEKNIK ELEKTRO
FAKULTAS TEKNIK
UNIVERSITAS JEMBER
2010**



SIMULASI METODE MODIFIED SYNCHRONOUS REFERENCE FRAME PADA SISTEM UPS 3 PHASA DENGAN MENGGUNAKAN FUZZY LOGIC CONTROLLER SEBAGAI ERROR KOMPENSATOR

SKRIPSI

Diajukan guna melengkapi tugas akhir dan memenuhi salah satu syarat
untuk menyelesaikan Program Studi Teknik Elektro (S1)
dan mencapai gelar Sarjana Teknik

oleh

**Muh. Awaluddin. T
NIM. 031910201035**

**PROGRAM STUDI STRATA I TEKNIK
JURUSAN TEKNIK ELEKTRO
FAKULTAS TEKNIK
UNIVERSITAS JEMBER
2010**

PERSEMBAHAN

Laporan tugas akhir ini saya persembahkan kepada;

1. Allah SWT dengan segala kebesaran dan kemurahan hatiNya.
2. Mamaku tercinta Sri Maryati dan bapakku tercinta Muh. Seha Thamrin, terima kasih telah melahirkan dan merawat dengan segala kasih sayang, doa, dukungan dan harapan yang selalu menyertai hidup firda. Terima kasih Mama dan Bapak tercinta;
3. Semua keluargaku, terima kasih atas do'a dan dukunganya;
4. Dosen-dosen pembimbingku Bpk. Dedi K Setiawan, S.T., M.T. dan Bpk. Dr. Azmi Saleh, S.T., M.T. yang telah memberikan bimbingan dan arahan sehingga dapat menyelesaikan skripsi dengan baik ;
5. Semua dosen jurusan Teknik Elektro Universitas jember yang telah memberikan ilmunya kepadaku;
6. Almamaterku yang selalu aku banggakan;
7. Sahabat-sahabatku angkatan 2003 Teknik Elektro Unversitas Jember;
8. Semua orang-orang yang tidak dapat saya sebutkan, terima kasih semuanya.

MOTTO

"Bacalah dengan (menyebut) nama Tuhanmu Yang menciptakan. Dia telah menciptakan manusia dari Al'alaq. Bacalah, dan Tuhanmulah yang Maha Pemurah. Yang mengajar manusia dengan perantaraan kalam, mengajar manusia apa yang tidak diketahuinya"
(QS Al-'Alaq [96]: 1-5)

"today must better than yesterday and tomorrow must better than today "

"Tiada doa yg lebih indah selain doa agar skripsi ini cepat selesai"

**"hidup adalah sebuah tantangan maka hadapilah
hidup adalah sebuah lagu maka nyanyikanlah
hidup adalah sebuah mimpi maka sadarilah
hidup adalah sebuah permainan maka mainkanlah
hidup adalah cinta maka nikmatilah"**

PERNYATAAN

Saya yang bertanda tangan di bawah ini :

Nama : Muh. Awaluddin. T

NIM : 031910201035

menyatakan dengan sesungguhnya bahwa karya ilmiah yang berjudul “Simulasi Metode *Modified Synchronous Reference Frame* pada Sistem UPS 3 Phasa dengan *Fuzzy Logic Controller* sebagai Error Kompensator” adalah benar-benar hasil karya sendiri, kecuali kutipan yang sudah saya sebutkan sumbernya, belum pernah diajukan pada institusi mana pun, dan bukan karya jiplakan. Saya bertanggung jawab atas keabsahan dan kebenaran isinya sesuai dengan sikap ilmiah yang harus dijunjung tinggi.

Demikian pernyataan ini saya buat dengan sebenarnya, tanpa ada tekanan dan paksaan dari pihak mana pun serta bersedia mendapat sanksi akademik jika ternyata dikemudian hari pernyataan ini tidak benar.

Jember, Oktober 2010

Muh. Awaluddin. T
031910201035

SKRIPSI

**SIMULASI METODE MODIFIED SYNCHRONOUS
REFERENCE FRAME PADA SISTEM UPS 3 PHASA
DENGAN MENGGUNAKAN FUZZY LOGIC
CONTROLLER SEBAGAI ERROR KOMPENSATOR**

Oleh

**Muh. Awaluddin. T
031910201035**

Pembimbing

Dosen pembimbing Utama : Dedy Kurnia Setiawan S.T., M.T

Dosen pembimbing Anggota : Dr. Azmi Saleh S.T., M.T

PENGESAHAN

Karya ilmiah Skripsi yang berjudul “Simulasi Metode *Modified Synchronous Reference Frame* pada Sistem UPS 3 Phasa dengan *Fuzzy Logic Controller* sebagai Error Kompensator”, telah diuji dan disahkan pada:

Hari, tanggal : Senin, 25 Oktober 2010

Tempat : Fakultas Teknik Universitas Jember

Pembimbing:

Pembimbing I,

Dedy K Setiawan S.T., M.T
NIP. 198006102005011003

Pembimbing II,

Dr. Azmi Saleh S.T., M.T
NIP. 197106141997021001

Pengaji:

Pengaji I,

H. R. B. Moch. Gozali, S.T., M.T
NIP. 19690608199931002

H. Syamsul Bachri, S.T., M.T
NIP. 196403171998021001

Mengesahkan:

Dekan Fakultas Teknik,

Ir. Widyono Hadi, M.T.
NIP. 19610414 198902 1 001

RINGKASAN

“*Simulasi Metode Modified Synchronous Reference Frame pada Sistem UPS 3 Phasa dengan Fuzzy Logic Controller sebagai Error Kompensator*”. Muh. Awaluddin. T, 031910201035; 2010: 86 halaman; Jurusan Teknik Elektro Fakultas Teknik Universitas Jember.

Uninterupable Power Supply(UPS) pada umumnya digunakan sebagai cadangan sumber daya jika sumber listrik utama mati. Pembebanan yang tidak seimbang dapat menyebabkan ketidak seimbangan pada beban yang berdampak pada rugi-rugi yang besar dan penyerapan daya yang lebih besar oleh beban.

Salah satu metode untuk meminimalisir derajat(%) ketidakseimbangan tegangan adalah dengan menggunakan metode *Modified Synchronous Reference Frame* (MSRF). Metode ini memisahkan sinyal kendali ke dalam komponen urutan positif dan negatif. Masing-masing komponen urutan positif dan negatif ditransformasi ke sinyal dq dengan Transformasi abc ke dq. Transformasi ini diperlukan karena error kompensator bekerja pada koordinat dq. Selanjutnya error kompensator akan mengkompensasi nilai d ataupun q untuk menjadi besaran yang diinginkan. Kemudian hasilnya dikembalikan lagi ke bentuk abc melalui Transformasi dq ke abc untuk selanjutnya diajadikan sinyal refferensi Sinusoidal Pulse Width Modulator(SPWM) inverter 3 phasa.

Error kompensator yang digunakan pada tugas akhir ini adalah kontroler PI dan *Fuzzy Logic Controller*(FLC). Kontroler PI yang digunakan sebanyak 4 buah masing-masing untuk mengkompensasi Vd dan Vq urutan positif serta Vd dan Vq urutan negatif. Kontroler PI mempunyai 2 konstanta yaitu Kp dan Ki. Kp dan Ki dituning sampai mencapai respon yang dikehendaki. Dalam penentuan besarnya Kp dan Ki digunakan metode *trial error*.

Fuzzy Logic Controller(FLC) adalah suatu metode kontrol yang menggunakan tahapan himpunan(*Membership Function*), proses fuzzyifikasi, proses aturan fuzzy, dan proses defuzzyifikasi. FLC yang digunakan pada MSRF akan menggantikan kontroler PI sebagai error kompensator dengan jumlah dan

fungsi yang sama. Himpunan FLC dibuat sebanyak 2 buah yaitu masukan(e) dan keluaran(output). *Membersip Function* e dan output untuk masing-masing blok FLC dibuat sebanyak 7 buah. Fuzyifikasi yang digunakan adalah metode Mamdani dengan defuzzyifikasi menggunakan *Centroid*.

Perancangan sistem dilakukan dengan software Matlab R2009a yang meliputi konfigurasi sistem UPS 3 phasa, pemodelan beban dan pemodelan metode *Modified Synchronous Reference Frame* (MSRF). Konfigurasi sistem UPS 3 phasa meliputi perancangan sumber utama 3 phasa, penyearah jembatan 3 phasa dan pemodelan inverter 3 phasa. Konfigurasi beban meliputi perancangan beban seimbang, beban tidak seimbang dan beban tidak seimbang induktif/kapasitif. Konfigurasi MSRF meliputi perancangan transformasi abc ke dq, erorr kompensator dan transformasi dq ke abc.

Dari hasil simulasi dapat diketahui bahwa MSRF mampu meminimalisir derajat(%) ketidakseimbangan tegangan pada beban jika dibandingkan dengan tanpa menggunakan regulator tegangan baik untuk beban seimbang, tidak seimbang maupun beban tidak seimbang induktif/kapasitif .

Kesimpulan yang didapat dari hasil analisa dan pembahasan adalah MSRF mampu menimalkan ketidakseimbangan tegangan jika dibandingkan dengan tanpa regulator tegangan. MSRF dengan FLC mampu lebih meminimalisir derajat(%) ketidakseimbangan jika dibandingkan dengan MSRF dengan PI.

KATA PENGANTAR

Alhamdulillah, ucapan syukur yang tak terhingga penulis panjatkan kehadirat Allah SWT, karena berkat rahmat dan karunia-Nya penulis dapat menyelesaikan Laporan Tugas Akhir yang berjudul *Simulasi Metode Modified Synchronous Reference Frame pada Sistem UPS 3 Phasa dengan Fuzzy Logic Controller sebagai Error Kompensator*. Laporan Tugas Akhir ini disusun untuk memenuhi salah satu syarat untuk menyelesaikan pendidikan S1 Jurusan Teknik ElektroFakultas Teknik Universitas Jember.

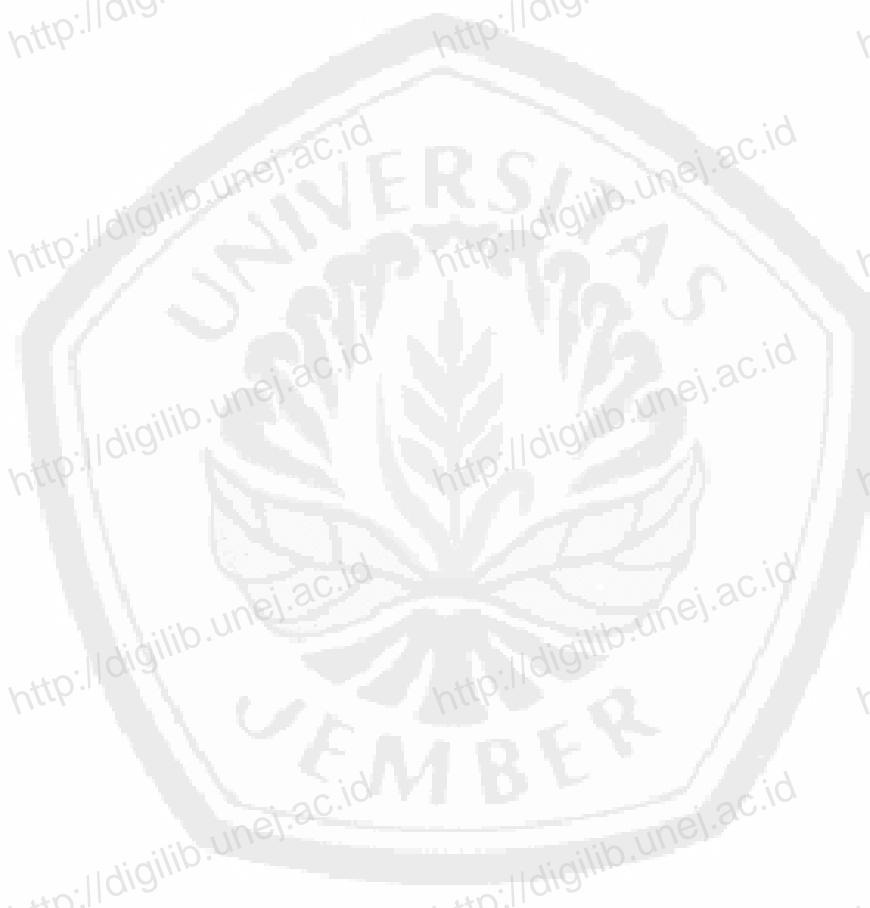
Penyusunan Laporan Proyek Akhir ini tidak lepas dari bantuan berbagai pihak, oleh karena itu penulis ingin menyampaikan ucapan terima kasih kepada:

1. Bapak Ir. Widyono Hadi, M.T. selaku Dekan Fakultas Teknik Universitas Jember.
2. Bapak H. R. B. Moch. Gozali, S.T., M.T. selaku Ketua Jurusan Teknik Elektro Universitas Jember.
3. Bapak Dedy K Setiawan S.T., M.T. selaku Dosen Pembimbing I dalam Tugas Akhir ini.
4. Bapak Dr. Azmi Saleh S.T., M.T. selaku Dosen Pembimbing II dalam Proyek Akhir ini.
5. Kedua orang tua serta seluruh keluarga.
6. Yang telah mengajari dan membimbingku dengan penuh kesabaran dalam menyelesaikan tugas akhir ini, Pak Dedy K S.
7. Para hantu penghuni lab instalasi listrik, Wasito, Krebo, Toli, Amin, Udin Mas Feri dan semua penunggu lab instalasi
8. Cahaya dalam ruang hidupku, Anik Fadillah, terima kasih untuk semua dukungan, kesabaran dan doanya;
9. Teman seperjuangan S1 Teknik Elektro Universitas Jember angkatan 2003 serta semua angkatan Teknik Elektro yang telah membantu.
10. Semua pihak yang tidak dapat saya sebutkan satu persatu yang telah membantu dalam penyelesaian Tugas Akhir ini.

Penulis menyadari bahwa dalam penulisan Proyek Akhir masih jauh dari sempurna. Oleh karena itu semua kritik dan saran sangat diperlukan dari semua pihak demi kesempurnaan Proyek Akhir ini. Akhir kata penulis berharap semoga Proyek Akhir ini dapat bermanfaat bagi semua.

Jember, 27 Oktober 2010

Penulis



DAFTAR ISI

	Halaman
HALAMAN SAMPUL	i
HALAMAN JUDUL	ii
HALAMA PERSEMBAHAN	iii
HALAMAN MOTTO	iv
HALAMAN PERNYATAAN	v
HALAMAN PEMBIMBINGAN	vi
HALAMAN PENGESAHAN.....	vii
RINGKASAN	viii
KATA PENGANTAR	x
DAFTAR ISI	xii
DAFTAR TABEL	xv
DAFTAR GAMBAR.....	xvi
DAFTAR LAMPIRAN	xii
BAB 1. PENDAHULUAN	1
1.1 Latar Belakang	1
1.2 Rumusan Masalah	2
1.3 Batasan Masalah	2
1.4 Tujuan	3
1.5 Manfaat	3
BAB 2. TINJAUAN PUSTAKA	4
2.1 UPS(Unintrrruptible Power Supply)	4
2.1.1 Macam Topologi UPS	5
2.2 Komponen-komponen dalam UPS	10
2.2.1 Rangkaian Penyearah(Rectifier) Jembatan 3 Phasa	11
2.2.2 Baterai	13
2.3.3 Inverter Tiga Phasa	14
2.3 Sinusoidal Pulse Width Modulation(SPWM)	20

2.4 Parameter Listrik dalam Keadaan Steady State	21
2.5 Fuzzy Logic Controller	23
BAB 3. METODOLOGI.....	26
3.1 Metode Penelitian	26
3.2 Konfigurasi Sistem UPS 3 Phasa	27
3.2.1 Sumber Utama 3 Phasa	27
3.2.2 Rangkaian Penyerah Jembatan 3 Phasa.....	28
3.2.3 Rangkaian Inverter 3 Phasa	29
3.2.4 Filter Inverter	30
3.2.5 Beban UPS	31
3.3 Konfigurasi Regulator Tegangan dengan MSRF	33
3.3.1 Pemisahan Komponen Simetris	37
3.3.2 Transformasi V_{abc} ke V_{dq0}	39
3.3.3 Transformasi V_{dq0} ke V_{abc}	42
3.3.4 Error Kompensator	43
BAB 4. ANALISA HASIL	51
4.1 Pengujian Sistem dengan Beban Seimbang	51
4.1.1 Tanpa Regulator Tegangan	52
4.1.2 MSRF dengan PI kontroller	56
4.1.3 MSRF dengan FLC	58
4.2 Pengujian Sistem dengan Beban Tidak Seimbang	62
4.2.1 Tanpa Regulator Tegangan	62
4.2.2 MSRF dengan PI kontroller	66
4.2.3 MSRF dengan FLC	69
4.3 Pengujian Sistem dengan Beban Tidak Seimbang	
Induktif/kapasitif	72
4.3.1 Tanpa Regulator Tegangan	73
4.3.2 MSRF dengan PI kontroller	76
4.3.3 MSRF dengan FLC	79
4.4 Perbandingan Sistem	82
BAB 5. PENUTUP	85

5.1	Kesimpulan	85
5.2	Saran	86

DAFTAR PUSTAKA

LAMPIRAN



DAFTAR TABEL

Tabel 4.1 Hasil Pengukuran Sistem UPS 3 Phasa.....	Halaman 83
---	---------------

DAFTAR GAMBAR

	Halaman
Gambar 2.1 Blok Diagram UPS.....	4
Gambar 2.2 Blok diagram sistem kerja standby UPS	5
Gambar 2.3 Blok Rangkaian <i>Off-line</i> UPS	5
Gambar 2.4 Blok Rangkaian <i>Off-line</i> UPS dengan AVR	6
Gambar 2.5 Blok diagram sistem kerja line interactive UPS	7
Gambar 2.6 <i>Line-Interactive</i> UPS dengan <i>Bidirectional</i> Inverter	7
Gambar 2.7 <i>Line-Interactive</i> UPS dengan Dua Konverter	8
Gambar 2.8 Blok Rangkaian <i>On Line</i> UPS.....	9
Gambar 2.9 Penyearah Jembatan Tiga Fasa	10
Gambar 2.10 Bentuk Gelombang Tegangan Penyearah Jembatan Tiga Fasa ..	11
Gambar 2.11 Contoh Baterai pada UPS	14
Gambar 2.12 Skematik Inverter Tiga Fasa	16
Gambar 2.13 Rangkaian Inverter Tiga Fasa dengan 6 Switch.....	16
Gambar 2.14 Gelombang Konduksi 180^0	17
Gambar 2.15 Rangkaian Ekivalen Beban Hubungan Bintang saat Mode 1 ..	17
Gambar 2.16 Rangkaian Ekivalen Beban Hubungan Bintang saat Mode 2 ..	18
Gambar 2.17 Rangkaian Ekivalen Beban Hubungan Bintang saat Mode 3 ..	19
Gambar 2.18 Tegangan Fasa untuk Konduksi 180^0	19
Gambar 2.19 Rangkaian SPWM.....	20
Gambar 2.20 SPWM untuk Inverter Tiga Fasa.....	21
Gambar 2.21 Struktur Dasar Sistem Berbasis Fuzzy.....	23
Gambar 2.22 FLC pada Sistem Kalang Tertutup.....	24
Gambar 3.1 Diagram Alir Proses <i>Modified Synchronous Reference Frame</i>	26
Gambar 3.2 Konfigurasi Awal Sistem UPS 3 Fasa	27
Gambar 3.3 Sumber Utama 3 Phasa	27
Gambar 3.4 Pemodelan Rangkaian Penyearah Jembatan 3 Phasa	28
Gambar 3.5 Pemodelan Rangkaian Inverter 3 Phasa	29
Gambar 3.6 Rangkaian Filter LC	30

Gambar 3.7	Beban seimbang	32
Gambar 3.8	Beban tidak seimbang	32
Gambar 3.9	Beban tidak seimbang induktif/kapasitif.....	33
Gambar 3.10	Konfigurasi Sistem UPS 3 fasa dengan Regulator Tegangan....	33
Gambar 3.11	Konfigurasi MSRF.....	34
Gambar 3.12	Pemodelan Regulasi Tegangan Komponen Urutan Positif dan Negatif dengan PI controller	36
Gambar 3.13	Pemodelan Regulasi Tegangan Komponen Urutan Positif dan Negatif dengan FLC	37
Gambar 3.14	Pemodelan Ekstraksi Komponen Tegangan Urutan Positif Fundamental	39
Gambar 3.15	Pemodelan Ekstraksi Komponen Tegangan Urutan Negatif Fundamental	39
Gambar 3.16	Representasi Vektor Transformasi Clarke	40
Gambar 3.17	Representasi Vektor Transformasi Park.....	41
Gambar 3.18	Pemodelan Transformasi abc to dq0.....	42
Gambar 3.19	Pemodelan Transformasi dq0 to abc	43
Gambar 3.20	Blok Diagram PI <i>controller</i>	44
Gambar 3.21	Model <i>Fuzzy Logic Controller</i>	44
Gambar 3.22	Fungsi keanggotaan input untuk FLC1	45
Gambar 3.23	Fungsi keanggotaan input untuk FLC2	46
Gambar 3.24	Fungsi keanggotaan input untuk FLC3	46
Gambar 3.25	Fungsi keanggotaan input untuk FLC4.....	47
Gambar 3.26	Fungsi keanggotaan output FLC1	47
Gambar 3.27	Fungsi keanggotaan output FLC2	48
Gambar 3.28	Fungsi keanggotaan output FLC3	48
Gambar 3.29	Fungsi keanggotaan output FLC4.....	49
Gambar 3.30	Pemodelan Defuzyifikasi pada Matlab	50
Gambar 4.1	Konfigurasi Sistem UPS 3 Phasa tanpa Regulator Tegangan Untuk Beban Seimbang.....	52

Gambar 4.2	Nilai Tegangan <i>Line to Netral</i> Tanpa Regulator Tegangan Untuk Beban Seimbang	53
Gambar 4.3	Nilai rms Tegangan <i>Line to Netral</i> Tanpa Regulator Tegangan Untuk Beban Seimbang.....	54
Gambar 4.4	Komponen Urutan Positif Tanpa Regulator Tegangan	55
Gambar 4.5	Komponen Urutan Negatif Tanpa Regulator Tegangan.....	55
Gambar 4.6	Konfigurasi Sistem UPS 3 Phasa dengan MSRF PI Untuk Beban Seimbang	56
Gambar 4.7	Konfigurasi Sistem UPS 3 Phasa dengan MSRF PI Untuk Beban Seimbang	56
Gambar 4.8	Nilai rms Tegangan <i>Line to Netral</i> dengan MSRF PI Untuk Beban Seimbang	57
Gambar 4.9	Komponen Urutan Positif dengan MSRF PI	58
Gambar 4.10	Komponen Urutan Negatif dengan MSRF PI	58
Gambar 4.11	Konfigurasi Sistem UPS 3 Phasa dengan MSRF FLC Untuk Beban Seimbang	59
Gambar 4.12	Nilai Tegangan <i>Line to Netral</i> dengan MSRF FLC Untuk Beban Seimbang	59
Gambar 4.13	Nilai rms Tegangan <i>Line to Netral</i> dengan MSRF FLC Untuk Beban Seimbang	60
Gambar 4.14	Komponen Urutan Positif dengan MSRF FLC	61
Gambar 4.15	Komponen Urutan Negatif dengan MSRF FLC.....	61
Gambar 4.16	Konfigurasi Sistem UPS 3 Phasa Tanpa Regulator Tegangan Untuk Beban Tidak Seimbang	62
Gambar 4.17	Nilai Tegangan <i>Line to Line</i> Tanpa Regulator Tegangan Untuk Beban Tidak Seimbang.....	63
Gambar 4.18	Nilai rms Tegangan <i>Line to Netral</i> Tanpa Regulator Tegangan Untuk Beban Tidak Seimbang	64
Gambar 4.19	Komponen Urutan Positif Tanpa Regulator Tegangan	65
Gambar 4.20	Komponen Urutan Negatif Tanpa Regulator Tegangan	65

Gambar 4.21	Konfigurasi Sistem UPS 3 Phasa dengan MSRF PI Untuk Beban Tidak Seimbang.....	66
Gambar 4.22	Konfigurasi Sistem UPS 3 Phasa dengan MSRF PI Untuk Beban Tidak Seimbang.....	66
Gambar 4.23	Nilai rms Tegangan <i>Line to Netral</i> dengan MSRF PI Untuk Beban Tidak Seimbang.....	67
Gambar 4.24	Komponen Urutan Positif dengan MSRF PI	68
Gambar 4.25	Komponen Urutan Negatif dengan MSRF PI	68
Gambar 4.26	Konfigurasi Sistem UPS 3 Phasa dengan MSRF FLC Untuk Beban Tidak Seimbang.....	69
Gambar 4.27	Konfigurasi Sistem UPS 3 Phasa dengan MSRF FLC Untuk Beban Tidak Seimbang.....	70
Gambar 4.28	Nilai rms Tegangan <i>Line to Netral</i> dengan MSRF FLC Untuk Beban Tidak Seimbang.....	70
Gambar 4.29	Komponen Urutan Positif dengan MSRF FLC	71
Gambar 4.30	Komponen Urutan Negatif dengan MSRF FLC.....	72
Gambar 4.31	Konfigurasi Sistem UPS 3 Phasa Tanpa Regulator Tegangan Untuk Beban Tidak Seimbang Induktif/Kapasitif	73
Gambar 4.32	Nilai Tegangan <i>Line to Line</i> Tanpa Regulator Tegangan Untuk Beban Tidak Seimbang Induktif/Kapasitif.....	73
Gambar 4.33	Nilai rms Tegangan <i>Line to Netral</i> Tanpa Regulator Tegangan Untuk Beban Tidak Seimbang Induktif/Kapasitif	74
Gambar 4.34	Komponen Urutan Positif Tanpa Regulator Tegangan	75
Gambar 4.35	Komponen Urutan Negatif Tanpa Regulator Tegangan	75
Gambar 4.36	Konfigurasi Sistem UPS 3 Phasa dengan MSRF PI Untuk Beban Tidak Seimbang Induktif/Kapasitif	76
Gambar 4.37	Konfigurasi Sistem UPS 3 Phasa dengan MSRF PI Untuk Beban Tidak Seimbang Induktif/Kapasitif	76
Gambar 4.38	Nilai rms Tegangan <i>Line to Netral</i> dengan MSRF PI Untuk Beban Tidak Seimbang Induktif/Kapasitif	77
Gambar 4.39	Komponen Urutan Positif dengan MSRF PI	78

Gambar 4.40	Komponen Urutan Negatif dengan MSRF PI	78
Gambar 4.41	Konfigurasi Sistem UPS 3 Phasa dengan MSRF FLC Untuk Beban Tidak Seimbang Induktif/Kapasitif	79
Gambar 4.42	Konfigurasi Sistem UPS 3 Phasa dengan MSRF FLC Untuk Beban Tidak Seimbang Induktif/Kapasitif	80
Gambar 4.43	Nilai rms Tegangan <i>Line to Netral</i> dengan MSRF FLC Untuk Beban Tidak Seimbang Induktif/Kapasitif	80
Gambar 4.44	Komponen Urutan Positif dengan MSRF FLC	81
Gambar 4.45	Komponen Urutan Negatif dengan MSRF FLC.....	82

DAFTAR LAMPIRAN

A. Perhitungan Derajat(%) Ketidakseimbangan Untuk Beban Seimbang

 A.1 Tanpa Regulator Tegangan

 A.2 MSRF PI

 A.3 MSRF FLC

B. Perhitungan Derajat(%) Ketidakseimbangan Untuk Beban Tidak Seimbang

 B.1 Tanpa Regulator Tegangan

 B.2 MSRF PI

 B.3 MSRF FLC

C. Perhitungan Derajat(%) Ketidakseimbangan Untuk Beban Tidak Seimbang

 Induktif/Kapasitif

 C.1 Tanpa Regulator Tegangan

 C.2 MSRF PI

 C.3 MSRF FLC

**Simulasi *Modified Synchronous Reference Frame* pada Sistem UPS 3 Phasa
dengan *Fuzzy Logic Controller* sebagai Error Kompensator**

M. Awaluddin. T

Jurusan Teknik Elektro, Fakultas Teknik, Universitas Jember

ABSTRAK

Uninterruptable Power Supply(UPS) digunakan sebagai penyedia daya listrik sementara ketika terjadi gangguan pada sumber daya listrik utama selain itu juga dijadikan sebagai benteng dari kegagalan daya serta kerusakan sistem dan *hardware* pada beban. Pembebanan yang tidak seimbang menyebabkan ketidakseimbangan tegangan yang berdampak pada rugi-rugi yang besar dan penyerapan daya yang lebih besar oleh beban. Penelitian ini menggunakan metode *Modified Synchronous Reference Frame*(MSRF) untuk meminimalisir derajat(%) ketidakseimbangan akibat pembebanan yang tidak seimbang. Metode MSRF memisahkan tegangan keluaran ke dalam komponen urutan positif dan negatif untuk selanjutnya dikompensasi dengan error kompensator. *Fuzzy Logic Controller*(FLC) digunakan sebagai error kompensator untuk mendapatkan *zero steady state error* pada frekuensi fundamental. Hasil yang diperoleh dari MSRF dengan FLC(MSRF FLC) akan dibandingkan dengan MSRF yang menggunakan PI(MSRF PI) sebagai error kompensator.

Kata kunci : UPS, *Modified Synchronous Reference Frame*, *Fuzzy Logic Controller*

Simulasi *Modified Synchronous Refferenc Frame* pada Sistem UPS 3 Phasa dengan *Fuzzy Logic Controller* sebagai Error Kompensator

M. Awaluddin. T

Jurusan Teknik Elektro, Fakultas Teknik, Universitas Jember

ABSTRACT

Uninterruptable Power Supply (UPS) is used as a provider of temporary electrical power when there is interference with the main power source while also serve as a fortress of power failure and damage to the system and hardware on the load. Unbalanced loading causes imbalance voltage that affects the large losses and larger power absorption by the load. This research used Modified Synchronous Refference Frame (MSRF) to minimize the degree (%) imbalances due to unbalance loading. MSRF method separates the output voltage into positive and negative sequence components for further compensated by the error compensator. Fuzzy Logic Controller (FLC) is used as the error compensator to obtain zero steady state error at the fundamental frequency. Results obtained from MSRF with FLC (MSRF FLC) will be compared with MSRF who use protease inhibitors (MSRF PI) as the error compensator.

Keyword : UPS, Modified Synchronous Refferenc Frame, Fuzzy Logic Controller